UNIVERSIDAD POLITECNICA SALESIANA SEDE CUENCA

CARRERA DE INGENIERIA ELECTRÓNICA

Tesis previa a la obtención del Título de: Ingeniero Electrónico.

DISEÑO Y CONSTRUCCIÓN DE UN FILTRO ACTIVO PARA LA ELIMINACION DE ARMÓNICOS DE UNA RED BIFÁSICA RESIDENCIAL

AUTORES:

Tnlg. Héctor Alejandro Bueno Muñoz Tnlg. Marco Vinicio Fajardo Muzo.

DIRECTOR:

Ing. Flavio Quizhpi.

Cuenca – Ecuador 2013.

DECLARACION DE RESPONSABILIDAD

Todos los conceptos desarrollados, los análisis realizados y las conclusiones vertidas del presente trabajo, son de exclusiva responsabilidad de los autores. Autorizamos a la Universidad Politécnica Salesiana el uso del mismo para fines académicos.

Cuenca, 5 de octubre de 2013

3 Buenne (f)

Héctor Alejandro Bueno Muñoz

100 Marca (f)

Marco Vinicio Fajardo Muzo

CERTIFICACION:

Ingeniero FLAVIO QUIZHPI PALOMEQUE Director de Tesis.

CERTIFICA: Que la tesis con el título "DISEÑO Y CONSTRUCCIÓN DE UN FILTRO ACTIVO PARA LA ELIMINACION DE ARMONICOS DE UNA RED BIFASICA RESIDENCIAL" ha sido desarrollada por los estudiantes Hector Alejandro Bueno Muñoz y Marco Vinicio Fajardo Muzo, ha sido revisada y asesorada de acuerdo a los requerimientos establecidos en la propuesta inicial del cronograma definido, por lo que después de reunir los requisitos estipuluados en los Documentos Generales e Instructivos de Graduación de la Universidad, autorizo su presentación para los fines legales consiguientes.

Cuenca, 5 de octubre de 2013

(f)

DIRECTOR.

Ing. Flavio Quizhpi.

DEDICATORIA

La presente tesis, la dedico a Dios y a mis padres Héctor y Sonia, a mi esposa Fanny, a mi hijo Matías Alejandro y a mis hermanas, que son un pilar fundamental en mi formación y vida en general, ya que mis metas son siempre trazadas pensando en mis seres queridos, ya que con su apoyo puedo dar los pasos fundamentales en mi formación profesional, y personal. Del mismo modo dedico este trabajo a demás familiares, docentes y compañeros que me brindaron su apoyo incondicional.

Héctor Bueno

Dedico este trabajo primeramente a Dios, quien es el encargado de guiarme, protegerme e iluminarme en todo lo que hago, después a mi familia a quienes quiero mucho, a mi padre Luis Fajardo, por darme un apoyo incondicional ya que sin él no podría haber llegado tan lejos, a mi madre Elvia Muzo, quien es un pilar fundamental en mi vida, siempre apoyándome en las buenas y en las malas, que ha luchado a mi lado, que sin importar las circunstancias estaba ahí, que es padre y madre para mí, y a pesar de todo siempre me tiende un abrazo que me da fuerzas para seguir y salir adelante, a mis hermanos Roberto, Luis y Wendy, quienes a pesar de sus locuras u ocurrencias, están apoyándome en todo momento, que aunque a la fuerza me hacen ver las cosas como son.

Marco Fajardo

AGRADECIMIENTO

Expresamos con un gran sentido de gratitud hacia todas las personas que creyeron en nosotros, nos apoyaron y que formaron parte de la culminación del proyecto. Nuestros más sinceros agradecimientos están dirigidos hacia nuestros padres y familiares, además a todas las personas que nos brindaron su apoyo entre las cuales están docentes, compañeros y en especial a nuestro director de tesis Ing. Flavio Quizhpi.

Autores.

| ÍNDICE DE FIGURAS. | X |
|--|--------|
| ÍNDICE DE TABLAS. | XII |
| RESUMEN. | XIII |
| CAPITULO I: FUNDAMENTOS BÁSICOS CALIDAD DE ENERGIA, ARMONICOS DE UNA RED ELECTRICA, FILTROS ACTIVOS, IGBT, SBRIO, TECNICAS DE COMNUTACION. | 1 |
| 1.1 CALIDAD DE ENERGIA. 1.1.1 INTRODUCCION. | 1 1 |
| 1.1.2 CALIDAD DE ENERGIA.1.1.3 REGULACION DE LA CALIDAD DE LA ENERGIA ELECTRICA DEL PAIS. | 1 3 |
| 1.1.4 PARÁMETROS PARA LA MEDICIÓN DE LA CALIDAD DE LA ENERGÍA. | 3 |
| 1.1.5 FENÓMENOS QUE AFECTAN LA CALIDAD DE ENERGÍA.1.1.5.1 TRANSITORIOS ELECTROMAGNÉTICOS –TE | 4 5 |
| 1.1.5.2 VARIACIONES DE TENSIÓN DE CORTA DURACIÓN – VTCD | 5 |
| 1.1.5.3 VARIACIONES DE TENSIÓN DE LARGA DURACIÓN – VTLD 1 1 5 4 DESBALANCE DE TENSIÓN – DT | 5 5 |
| 1.1.5.5 FLUCTUACIONES DE TENSIÓN –FT | 5 |
| 1.1.5.6 VARIACIÓN DE LA FRECUENCIA INDUSTRIAL –VFI | 5 |
| 1.1.5.7 DISTORSION DE FORMA DE LA SENAL –DFS 1.1.6 FORMAS DE MEDIR LA CALIDAD DE ENERGÍA. | 6 6 |
| 1.1.6.1 TENSIONES DE FASE. | 6 |
| 1.1.6.2 CORRIENTES DE FASE. | 6 |
| 1.1.6.3 FACTOR DE CRESTA. | 6 |
| 1.1.0.4 AKMUNICUS. 1.1.6.5 FLICKER (PARPADEO) | 0 7 |
| 1.1.6.6 FLUCTUACIONES. | , 7 |

INDICE GENERAL.

| 1.1.6.7 FRECUENCIA. | 7 |
|--|----|
| 1.1.6.8 DESEQUILIBRIO. | 7 |
| 1.1.6.9 TRANSMISIÓN DE SEÑALES. | 7 |
| 1.1.6.10 REGISTRADOR. | 7 |
| 1.2 ARMÓNICOS | 7 |
| 1.2.1 ORIGEN DE LOS ARMÓNICOS | 8 |
| 1.2.2 EFECTOS TÉCNICOS DE LOS ARMÓNICOS EN LA RED | 8 |
| ELÉCTRICA. | |
| 1.2.3 EFECTOS ECONÓMICOS DE LOS ARMÓNICOS EN LA RED | 8 |
| ELÉCTRICA. | |
| 1.2.4 PARÁMETROS DE LOS ARMÓNICOS | 9 |
| 1.2.4.1 EL ORDEN DE LOS ARMÓNICOS. | 9 |
| 1.2.4.2 LA FRECUENCIA. | 9 |
| 1.2.4.3 LA SECUENCIA. | 10 |
| 1.2.5 DISTORSIÓN ARMÓNICA TOTAL THD | 11 |
| 1.2.6 EL ESPECTRO ARMÓNICO | 11 |
| 1.3 FILTROS ACTIVOS DE POTENCIA | 12 |
| 1.3.1 PRINCIPIO DE FUNCIONAMIENTO DE UN FAP. | 12 |
| 1.3.2 ESTRUCTURA DE UN FILTRO ACTIVO DE POTENCIA. | 14 |
| 1.3.2 TIPOS DE FILTROS ACTIVOS. | 16 |
| 1.4 DISPOSITIVOS DE COMNUTACION. | 17 |
| 1.4.1 TRANSISTOR BIPOLAR DE PUERTA AISLADA (IGBT). | 17 |
| 1.4.1.1 PRINCIPIO DE FUNCIONAMIENTO | 18 |
| 1.4.1.2 CURVA CARACTERÍSTICA | 18 |
| 1.4.1.3 CARACTERÍSTICAS TÉCNICAS | 19 |
| 1.4.2 IGBT CM75DU-24F. | 19 |
| 1.4.2.1 CARACTERÍSTICAS. | 19 |
| 1.5 SINGLE BOARD RIO. | 20 |
| | |
| CAPITULO II: DISEÑO DEL FILTRO ACTIVO BIFASICO | 22 |
| | |
| 2.1 DISENO DE LA ETAPA DE POTENCIA DEL FILTRO ACTIVO | 23 |
| 2.2 DISENO DE LA ETAPA DE CONTROL DEL FILTRO ACTIVO. | 24 |
| | |

| 2.2.1 CONTROL PREDICTIVO. | | |
|--|----|--|
| 2.2.2 VENTAJAS DE UN CONTROL PREDICTIVO | | |
| 2.2.3 DESVENTAJAS DE UN CONTROL PREDICTIVO | | |
| 2.2.4 DISEÑO DEL CONTROLADOR PREDICTIVO. | | |
| 2.2.4.1. MODELADO DEL SISTEMA. | | |
| 2.2.4.2. FUNCIÓN DE COSTE. | 29 | |
| 2.2.4.3. GENERACIÓN DE LA CORRIENTE DE REFERENCIA. | 30 | |
| 2.2.5 CÁLCULO DE LA INDUCTANCIA DE ACOPLAMIENTO | 31 | |
| 2.2.6 CÁLCULO DE LA TENSIÓN EN LOS CONDENSADORES | 31 | |
| 2.3. SIMULACION DE ETAPA DE POTENCIA Y CONTROL | 32 | |
| CAPITULO III: CONTRUCCION DEL FILTRO ACTIVO BIFASICO. | 40 | |
| 3.1 CONSTRUCCION DE LA ETAPA DE POTENCIA DEL FILTRO | 40 | |
| ACTIVO. | | |
| 3.2 CONSTRUCCION DE LA ETAPA DE CONTROL DEL FILTRO | 42 | |
| ACTIVO. | | |
| 3.2.1 DESCRIPCION DEL LENGUAJE DE PROGRAMACION. | 42 | |
| 3.2.1.1 LABVIEW | | |
| 3.2.1.1 ÁREAS DE APLICACIÓN DE LABVIEW. | | |
| 3.2.1.2 MÉTODO DE PROGRAMACIÓN. | | |
| 3.2.2 IMPLEMENTACIÓN DEL ALGORITMO DE CONTROL. | | |
| 3.2.2.1 CONFIGURACIÓN DE SBRIO 9642. | | |
| 3.2.2.2 CREACIÓN DEL PROYECTO DE FPGA EN LABVIEW. | | |
| 3.2.2.3 DESARROLLO DEL PROGRAMA DE CONTROL EN LABVIEW. | | |
| 3.2.3 CONSTRUCCIÓN DE LA ETAPA DE CONTROL. | | |
| 3.2.3 ADAPTACION DE CIRCUITO - PROTOTIPO. | 54 | |
| CAPITULO IV: PRUEBAS DE FUNCIONAMIENTO | 57 | |
| 4.1. PRUEBAS DE FUNCIONAMIENTO DE LOS CIRCUITOS | | |
| FLECTRONICOS | 5/ | |
| | 5/ | |
| 4.1.1 PRUEBAS DE CONTROLADOR DE DISPARO DE IGBT'S | 57 | |

| 4.1.2 PRUEBAS DE VALIDACIÓN DE LOS IGBT'S. | 58 |
|---|-----------------------|
| 4.2 PRUEBAS DE FUNCIONAMIENTO DE CAMP | P O, 58 |
| IMPLEMENTACION DEL FILTRO. | |
| 4.2.1 PRUEBAS DE FUNCIONAMIENTO DEL SISTEMA SIN FILTRO. | 58 |
| 4.2.2 PRUEBAS DE FUNCIONAMIENTO DEL SISTEMA CON FILTRO |). 60 |
| 4.2.2.1- VERIFICACIÓN DE LA CORRIENTE DE REFERENCIA. | 60 |
| 4.4.2.2 VERIFICACIÓN DE LA CONMUTACIÓN DE LOS IGBT'S. | 61 |
| 4.4.2.3 VOLTAJE EN LOS CAPACITORES. | 63 |
| 4.4.2.4 CORRIENTE DE INYECCIÓN A LA RED. | 64 |
| 4.4.2.5 CORRIENTE FILTRADA TOTAL. | 65 |
| 4.3 ANALISIS DE RESULTADOS. | 66 |
| 4.4 EVALUACION DEL PROYECTO. | 68 |
| 4.4.1 ANALISIS TÉCNICO DEL PROYECTO | 68 |
| 4.4.1 ANALISIS ECONÓMICO | 69 |
| | |
| CONCLUSIONES | 70 |
| RECOMENDACIONES. | 71 |
| REFERENCIAS BIBLIOGRÁFICAS. | 72 |
| | |
| ANEXO 1. COSTO DEL PROYECTO | 76 |
| ANEXO 2. DIAGRAMA DE FLUJO DEL CONTROL | 77 |
| ANEXO 3. CODIGO DE ALGORITMO DE CONTROL EN SIMULI | NK 78 |
| (MATLAB). | |
| ANEXO 4. PROGRAMACION LABVIEW. | 80 |
| ANEXO 5. RESULTADOS DE PRUEBAS DE LABORATORIO. | 82 |

INDICE DE FIGURAS

| Figura 1.1. Diagrama de bloques de la calidad de energía. | 2 |
|---|----|
| Figura 1.2. Señal fundamental más tercer armónico. | 11 |
| Figura 1.3. Representación espectral de los armónicos. | 12 |
| Figura 1.4. Esquema general de un FAP dentro de una red eléctrica. | 12 |
| Figura 1.5. Onda de corriente de una red eléctrica con carga no lineal. | 13 |
| Figura 1.6. Convertidor monofásico medio puente. | 14 |
| Figura 1.7. Convertidor monofásico de puente completo. | 14 |
| Figura 1.8. Convertidor Trifásico de tres hilos. | 15 |
| Figura 1.9. Convertidor Trifásico de cuatro hilos con compensación de neutro. | 15 |
| Figura 1.10. Convertidor Trifásico dispositivo de almacenamiento. | 16 |
| Figura 1.11. Constitución de un Filtro Activo Paralelo. | 17 |
| Figura 1.12. Constitución de un Filtro Activo Serie. | 17 |
| Figura 1.13. Estructura interna de un IGBT. | 18 |
| Figura 1.14. Curva Característica de un IGBT. | 18 |
| Figura 1.15. IGBT a) estructura física. b) estructura interna. | 19 |
| Figura 1.16. Single Board RIO 9642. | 21 |
| Figura 2.1. Diagrama de bloques del funcionamiento general del proyecto. | 22 |
| Figura 2.2. Etapa de Potencia del APF. | 24 |
| Figura 2.3. Esquema general de un MPC para convertidores de potencia. | 25 |
| Figura 2.4. Sistema eléctrico para el modelamiento. | 26 |
| Figura 2.5. Voltaje sinusoidal del sistema. | 30 |
| Figura 2.6. Representación de Sistema Bifásico con inyección de armónicos. | 33 |
| Figura 2.7. Corrientes del sistema bifásico sin filtrar. | 33 |
| Figura 2.8. Sistema Bifásico con un sistema APF con MPC. | 34 |
| Figura 2.9. Subsistema INVERSOR. | 34 |
| Figura 2.10. Subsistema CONTROL PREDICTIVO. | 35 |
| Figura 2.11 Corrientes de referencia. | 35 |
| Figura 2.12. Corrientes del sistema bifásico con filtro. | 36 |
| Figura 2.13. Corrientes de las fases A y B. | 37 |
| Figura 2.14. Simulación del comportamiento de las corrientes del sistema sin | 37 |
| filtrado | |
| Figura 2.15. Simulación del comportamiento de las corrientes del sistema con | 38 |

filtrado.

| Figura 3.1. Esquema de etapa de potencia a implementar. | 40 |
|---|----|
| Figura 3.2 Banco disipador de Calor. | 40 |
| Figura 3.3. Colocación de los Módulos IGBT. | 41 |
| Figura 3.4. Ensamblaje de platinas conexión y capacitores. | 41 |
| Figura 3.5. Etapa de Potencia del APF. | 41 |
| Figura 3.6. Herramientas de LabVIEW. | 42 |
| Figura 3.7. Reconocimiento de la sbRIO desde Measurement & Automation | 44 |
| Explorer. | |
| Figura 3.8. Formatear sbRIO. | 45 |
| Figura 3.9. Instalación de LabVIEW Real-Time. | 45 |
| Figura 3.10. Configuraciones de Red de sbRIO. | 46 |
| Figura 3.11. Creación de un nuevo proyecto de FPGA en LabVIEW. | 46 |
| Figura 3.12. Reconocimiento de la red a de conexión con sbRIO. | 47 |
| Figura 3.13. Selección de tipo sbRIO 9642. | 47 |
| Figura 3.14. Visualización previa del Proyecto a crear. | 48 |
| Figura 3.15. Creación del VI del FPGA. | 48 |
| Figura 3.16. VI del FPGA. | 49 |
| Figura 3.17. Creación del VI de Sistema en Tiempo Real. | 49 |
| Figura 3.18. Generación de comunicación con VI de FPGA. | 50 |
| Figura 3.19. Lectura de las entradas analógicas. | 50 |
| Figura 3.20. MathScript con algoritmo de control. | 51 |
| Figura 3.21. Bloque de comparación y escritura de salidas digitales. | 51 |
| Figura 3.22. Conexión entre Proyecto con sbRIO. | 52 |
| Figura 3.23. Selección del Compilador del proyecto FPGA. | 52 |
| Figura 3.24 Proceso de montaje de la descripción al FPGA. | 53 |
| Figura 3.25. Entradas y salidas empleadas del sbRIO. | 54 |
| Figura 3.26. Controladores de disparo de IGBT's acoplados al banco disipador. | 54 |
| Figura 3.27. Sensores voltaje y corriente de efecto Hall. | 55 |
| Figura 3.28. Módulos Inductivos. | 55 |
| Figura 3.29. Implementación completa del Sistema de filtrado. | 56 |
| Figura 4.1. Programa en <i>Labview</i> , para proporcionar pulsos en el NI-SBRIO. | 57 |
| Figura 4.2. Prueba de los drives para la activación de los IGBT's. | 58 |

| Figura 4.3. Onda de corriente y THD de la fase A sin filtrar. | |
|--|----|
| Figura 4.4 Onda de corriente y THD de la fase <i>B</i> sin filtrar. | 59 |
| Figura 4.5. THD del neutro sin filtrar. | 59 |
| Figura 4.6. Sistema Bifásico con APF. | 60 |
| Figura 4.7. (a) Corriente de referencia fase A (b) Corriente de referencia fase B. | 60 |
| Figura 4.8. Pulsos de los inversores de la fase A. | 61 |
| Figura 4.9. Pulsos de los inversores de la fase B. | 62 |
| Figura 4.10. Voltaje de transferencia de energía de los capacitores de la fase A. | 63 |
| Figura 4.11. Voltaje de transferencia de energía de los capacitores de la fase B. | 63 |
| Figura 4.12. Corriente de compensación para la fase A. | 64 |
| Figura 4.13 Corriente de compensación para la fase B. | 64 |
| Figura 4.14. Señales de compensación del sistema. | 65 |
| Figura 4.15. Onda de corriente y THD de la fase A filtrada. | 65 |
| Figura 4.16. Onda de corriente y THD de la fase B filtrada. | 66 |
| Figura 4.17. THD del neutro sin filtrado. | 66 |
| Figura 4.18 Formas de ondas de corriente (a) Sin Filtrar (b) Filtradas. | 67 |
| | |

INDICE DE TABLAS

| Tabla 1.1. Parámetros de los armónicos más usuales. | 10 |
|---|----|
| Tabla 2.1. Estado de Conmutación de los IGBT's de una fase (1=Activo, | 29 |
| 0=inactivo) | |
| Table 41 Develtedare de madiciones de TUD de nombre son filtre es sin | (7 |

Tabla 4.1. Resultadoas de mediciones de THD de pruebas con filtro y sin67filtro.

RESUMEN

Las cargas no lineales sobre los sistemas eléctricos de potencia producen fenómenos de distorsión de corriente y voltaje que afectan con interferencia en sistemas telefónicos, capacidades de manejo de corrientes sobre los conductores, coordinación de protecciones, rendimiento de los trasformadores que alimentan los sistemas de distribución y transmisión, así como a los sistemas de generación, entre otros aspectos.

En el Ecuador se ha incrementado la carga no lineal en el sector residencial y es de prever que ésta se verá afectada de gran manera con la implementación de los sistemas de inducción para la cocción a ser realizarlo en 220Vca. Está previsto el año 2015 para la ejecución del programa de cocinas de inducción. Con las características mencionadas será necesario realizar el filtrado de una red bifásica, considerando las dos fases y el terminal neutro de alimentación de los sistemas residenciales, que garanticen niveles de Factores de distorsión armónica (THD) dentro de valores normalizados.

El producto generado está destinado a mejorar la calidad de energía de una red bifásica residencial, ya que con el aumento constante de las cargas no lineales conectadas a la red de alimentación, aparecen muchos problemas como altos índices de distorsión armónica y pérdida de eficiencia debidos al bajo factor de potencia. Una de las formas de mejorar esta situación, es la utilización de filtros activos de potencia (APF). Se desarrolla un filtro multinivel para una red bifásica, con la característica principal de inclusión del neutro en el filtrado logrando un equilibrio entre fases y neutro. Obteniendo como resultado que la forma de onda de la corriente que circula por la red eléctrica sea senoidal (bajo factor armónico). Estructuralmente el filtro, en su sistema de potencia, consta de dos puentes inversores o dos etapas por fase, para la carga o descarga de los dispositivos almacenadores de energía, que para el presente caso es de tipo capacitivo, obteniendo así cinco niveles de tensión por fase. En lo que corresponde al sistema de control del filtro está basado en un control predictivo y adaptativo. Se hace la predicción del estado de conmutación de los IGBT's de los inversores en base a los cálculos de la función costo de corriente y la comparación con una corriente de referencia que depende de la carga de la red.

Una vez implementado el filtro se comprobó el cumplimiento de los objetivos, se demostró que existe una reducción en el THD de corriente, además se dio la corrección deseada en la forma de onda de la corriente y del voltaje, mejorando así la eficiencia de la red.

CAPITULO I

FUNDAMENTOS BÁSICOS CALIDAD DE ENERGIA, ARMONICOS DE UNA RED ELECTRICA, FILTROS ACTIVOS, IGBT, SBRIO, TECNICAS DE COMNUTACION.

1.1 CALIDAD DE ENERGÍA

1.1.1 Introducción

La energía eléctrica representa el principal insumo que mueve al mundo industrial.

La calidad de la energía eléctrica puede definirse como una ausencia de interrupciones, sobre tensiones y deformaciones producidas por armónicas en la red y variaciones de voltaje RMS suministrado al usuario; esto referido a la estabilidad del voltaje, la frecuencia y la continuidad del servicio eléctrico.

Asimismo se ha determinado que uno de los problemas más comunes que ocasiona el desperdicio de energía eléctrica en las empresas es la calidad de esta, pues influye en la eficiencia de los equipos eléctricos que la utilizan, provocando un mal funcionamiento o la avería. Este mal funcionamiento de los equipos puede originar problemas importantes en un entorno residencial y/o comercial, pero los efectos económicos que pueden producir en los procesos industriales. [1] Actualmente, las empresas de generación y distribución eléctrica, tiene que afrontar dos retos importantes: [2]

- Aumentar la capacidad de generación y distribución de energía eléctrica, para responder a la demanda creciente.
- Asegurar la calidad de energía eléctrica suministrada, con la finalidad de garantizar el correcto funcionamiento de los equipos conectados a las redes de distribución.

1.1.2 Calidad de energía

De acuerdo RTR Energía S.[2], los parámetros fundamentales que determinan un suministro de energía eléctrica son: la tensión de alimentación (U) y la corriente (I).

En la actualidad, se deben unificar los conceptos de *CALIDAD* (correcto suministro de energía) y de *EFICIENCIA DE LA ENERGIA ELÉCTRICA* (obtener el máximo rendimiento de la misma). Por esta razón, hay que optimizar al máximo la energía consumida, así como su transporte y utilización, garantizando el correcto funcionamiento de los equipos eléctricos en las instalaciones.

Un aspecto fundamental de la calidad y eficiencia energética, consiste en generar y transportar al máximo energía activa que produce trabajo útil, procurando compensar cargas de energía fluctuante y no productiva, como la energía reactiva, así como la energía de distorsión que generan algunos equipos eléctricos con componentes no lineales: reactancias, variadores de velocidad, rectificadores y arrancadores electrónicos, entre otros muchos. [2]



Figura 1.1.- Diagrama de bloques de la calidad de energía [3]

La calidad de energía requiere de dos características importantes: [3]

Confiabilidad y disponibilidad: Proporcionar el servicio donde y cuando se necesite sin fallas o cortes del servicio.

Calidad de potencia eléctrica: Tener el producto que se necesita, tensión, frecuencia y forma de onda adecuada.

La calidad de la energía puede ser vista bajo diferentes perspectivas.

- La del consumidor viendo la afectación de las variaciones de la tensión eléctrica en sus equipos [6].
- La del fabricante de equipos determinando una tolerancia en sus equipos para evitar daños permanentes [6].

• La del suministrador viendo las características de las corrientes consumidas por sus clientes y las posibles afectaciones a la red derivado de la "calidad del consumo" [6].

1.1.3 Regulación de la calidad de la energía eléctrica en el país.

- Dentro de nuestro país el ente regulador de los parámetros de la energía eléctrica, donde también se incluye a la calidad de la energía eléctrica es el CONELEC (Consejo Nacional de Electricidad), el cual normaliza y regula a la misma.
- El Art. 1, inciso segundo del Reglamento de Suministro del Servicio de Electricidad, establece que las disposiciones de dicho instrumento serán complementadas con regulaciones aprobadas por el CONELEC y por instructivos y procedimientos dictados por los distribuidores de conformidad con este Reglamento.
- El mismo tiene como objetivo el garantizar a los Consumidores un suministro eléctrico continuo y confiable, para ello se busca dictar las Regulaciones relacionadas con los estándares mínimos de calidad y procedimientos técnicos de medición y evaluación a los que deben someterse las Empresas Distribuidoras del Servicio Eléctrico. [4]

1.1.4 Parámetros para la medición de la Calidad de la Energía.

En general, un sistema de medición de la calidad de la energía consiste en tres componentes básicos que son:

- a) Transformador de medida
- b) Canal de información
- c) Equipos analizadores

El primer paso para resolver los problemas de la calidad de la energía, es realizar las mediciones utilizando equipos analizadores, los cuales nos ayudaran a resolver fácilmente y en forma segura, problemas de armónicos, calidad de voltaje y consumo de energía.

Para esto se requieren los siguientes recursos:

- d) Equipos analizadores de potencia
- e) Accesorios para la medicion
- f) Equipos de seguridad contra riesgo electrico
- g) Computadoras

Hay que tomar en cuenta que las mediciones de la calidad de la energía nos proporcionan información como:

- a) Información detallada del comportamiento eléctrico.
- b) Información para planificar las redes y optimizar las instalaciones en las plantas industriales.
- c) Realizar un análisis de los resultados obtenidos
- d) Caracterizar los comportamientos de los parámetros eléctricos.

Las Empresas Distribuidoras tienen la responsabilidad de prestar el servicio eléctrico a los Consumidores ubicados en su zona de Concesión, dentro de los niveles de calidad establecidos, en virtud de lo que señala la Ley de Régimen del Sector Eléctrico, los Reglamentos aplicables, el Contrato de Concesión y las Regulaciones correspondientes.[10]

1.1.5 Fenómenos que afectan la calidad de energía.

Los parámetros de amplitud, frecuencia, forma de onda y continuidad de un sistema eléctrico, electrónico o de comunicaciones, pueden verse afectado por diferentes tipos de perturbaciones que se pueden dividir de acuerdo con su duración en siete categorías: [2]

- Transitorios electromagnéticos TEM
- Variaciones de tensión de corta duración VTCD
- Variaciones de tensión de larga duración VTLD
- Desbalance de tensión DT
- Fluctuaciones de tensión FT
- Variación de la frecuencia industrial –VFI
- Distorsión de forma de la señal –DFS

1.1.5.1 Transitorios electromagnéticos –TE

Es el análisis de variaciones en un sistema de potencia, que describe cualquier cosa inusual que puede ser observado en un sistema eléctrico, desde subidas o bajadas de tensión, hasta interrupciones. [9]

1.1.5.2 Variaciones de tensión de corta duración - VTCD

Se origina en condiciones de falla, la energización de grandes cargas que requieren grandes corrientes de arranque o conexiones inestables de potencia. [9]

1.1.5.3 Variaciones de tensión de larga duración - VTLD

Corresponden a una desviación RMS a frecuencias industriales para tiempos mayores a un minuto.

Los VTLD pueden ser:

- Sobretensiones
- Subvenciones
- Interrupciones sostenidas.

1.1.5.4 Desbalance de Tensión – DT

Es la desviación máxima del promedio de las tres fases de tensiones o corrientes que ocurre en sistemas trifásicos donde las tensiones y/o ángulos entre fases consecutivas no son iguales.

1.1.5.5 Fluctuaciones de Tensión -FT

Son variaciones sistemáticas de tensión o una serie de cambios de tensión aleatorios, produciendo titilación en las cargas que a veces son sensibles al ojo humano.

1.1.5.6 Variación de la frecuencia industrial -VFI

Son las alteraciones de la frecuencia medidas en promedios de 10 segundos, estas variaciones provocan el incorrecto funcionamiento de los motores eléctricos, tanto asíncronos como síncronos; aparatos electrodomésticos, etc. [4]

1.1.5.7 Distorsión de forma de la señal -DFS

Afecta a la forma original de la tensión o corriente, es decir distorsiona la forma de la onda sinusoidal. Esto se debe a:

- DC offset
- Armónicos
- Ruido
- Latencia.

1.1.6 Formas de medir la calidad de energía.

La calidad de energía se puede medir a través de:

- 1.1.6.1 Tensiones de fase. Deben ser similares al valor nominal. Las formas de onda de tensión deben ser del tipo sinusoidal, es decir, suavizadas y sin distorsiones. Compruébelo con la función de osciloscopio. Se utiliza el modo Fluctuaciones para registrar cambios repentinos de tensión. Capture anomalías de la tensión con el modo Transitorios.
- 1.1.6.2 Corrientes de fase. Utilice Volt./Amp./Hz. y Fluctuaciones para comprobar las relaciones de corriente/tensión. Se utiliza Corriente de arranque para registrar aumentos repentinos de la corriente como la corriente de arranque de motores.
- 1.1.6.3 Factor de cresta. Un factor de cresta de 1,8 o superior supone una distorsión notable en la forma de onda. Compruebe la distorsión en la pantalla de osciloscopio. Se utiliza el modo Armónicos para identificar armónicos y la distorsión armónica total (THD)
- **1.1.6.4 Armónicos.** Utilice el modo Armónicos para comprobar armónicos de tensión y corriente, y la THD por fases. Se utiliza la tendencia para el registro de armónicos a lo largo del tiempo.

- 1.1.6.5 Flicker (Parpadeo). El modo Parpadeo le permite comprobar los parpadeos de tensión a corto y largo plazo, así como otros datos relacionados por fases. Se utiliza la tendencia para el registro de estos valores a lo largo del tiempo.
- **1.1.6.6 Fluctuaciones.** Se utiliza el modo Fluctuaciones para registrar cambios repentinos de tensión como de corto y medio ciclo.
- 1.1.6.7 Frecuencia. La frecuencia debe ser similar al valor nominal. Por lo general, se trata de un factor bastante estable. Seleccione Volt./Amp./Hz. para mostrar la frecuencia. La variación de la frecuencia durante un período determinado se registra en la pantalla de tendencias.
- 1.1.6.8 Desequilibrio. La tensión de cada fase no debe diferir más de un 1% de la media obtenida a partir de las tres, y el desequilibrio de corriente no debe ser superior al 10%. Se utiliza el modo Osciloscopio para examinar los desequilibrios en un diagrama fasorial, o bien el modo Desequilibrio.
- **1.1.6.9 Transmisión de señales.** Se puede utilizar para analizar el nivel de señales de control remotas que con frecuencia se encuentran en los sistemas de alimentación eléctrica.
- 1.1.6.10Registrador. Permite almacenar varias lecturas de alta resolución en
la memoria. [14]

1.2 ARMÓNICOS

La tensión armónica como se define como "una tensión senoidal cuya frecuencia es múltiplo entero de la frecuencia fundamental de la tensión de alimentación en el sistema".

El matemático francés **Fourier**, definió este fenómeno afirmando que "*cualquier* señal periódica, por compleja que sea, se puede descomponer en una suma de señales cuya frecuencia es múltiplo de la frecuencia fundamental o de referencia".

Los armónicos generan cargas no lineales, que conectadas a la red eléctrica alterna y senoidal, absorben corrientes no lineales y cuya amplitud y frecuencia depende de la deformación de la onda de corriente al aplicar una tensión senoidal. Estas cargas no lineales son por lo general periódicas. [4]

1.2.1 Origen de los armónicos

Entre otros muchos, los principales causantes de las distorsiones armónicas son: [4]

- Las reactancias electromagnéticas y electrónicas de alumbrado.
- Equipos de soldadura eléctrica.
- Equipos electrónicos conectados a la red monofásica.
- Las reactancias electromagnéticas para lámparas de descarga.
- Arrancadores electrónicos.
- Variadores de velocidad.

1.2.2 Efectos técnicos De Los Armónicos En La Red Eléctrica.

- Aumento de la potencia a transportar, empeorando el factor de potencia de la red.
- Disparo intempestivo de interruptores automáticos.
- Creación de inestabilidad en el sistema eléctrico.
- Vibraciones y sobrecargas en las máquinas.
- Disminución de la impedancia de los condensadores. $XC = \frac{1}{\alpha} * C$
- Mediciones erróneas en las máquinas.
- Perturbaciones en equipos de control.
- Incremento de temperatura en los transformadores.

1.2.3 Efectos económicos de los armónicos en la red eléctrica.

Los costos económicos son aquellos que se pueden cuantificar económicamente, aunque en algunos casos puede ser difícil. Estos costos los podemos dividir en costos visibles y costos ocultos [5].

- **Costos visibles:** estos se reflejan en Mayor consumo eléctrico, Puntas de consumo eléctrico y Recargo o pago de energía reactiva.
- Costos ocultos: estos se dan por Perdidas de distribución, Perdidas de potencia y energía (por efecto Joule y magnéticas), Ampliación de instalaciones y Paradas de procesos productivos

Todos estos efectos pueden encontrase en mayor o menor proporción en función de la propia instalación y de las cargas conectadas.

1.2.4 Parámetros de los armónicos

Los armónicos se clasifican por tres parámetros que son: Orden, Frecuencia y Secuencia, que definen perfectamente la función del armónico correspondiente en las redes eléctricas.

1.2.4.1 El orden de los armónicos.

Partiendo de que la frecuencia fundamental es de 60 Hz, el número de orden determina el número de veces que la frecuencia de ese armónico es mayor que la fundamental: 1,2,3,4,5, 6,7... orden natural de los números

También se define como la relación que hay entre la frecuencia del armónico (f_n) y la frecuencia fundamental (f_{60})

$$n = \frac{f_n}{f_{60}}$$

1.2.4.2 La frecuencia.

Se define como el resultado de multiplicar el número de orden del armónico por la frecuencia fundamental (60 Hz), por ejemplo: [4]

 3^{ra} Armonica 3x60 Hz = 180 Hz 5^{ta} Armonica 5x60 Hz = 300 Hz

7^{ta} Armonica 7x60 Hz = 420 Hz

Los armónicos de orden impar son los que se encuentran en las redes eléctricas de la industria, edificios y explotaciones industriales, etc. Los de orden par solo aparecen cuando hay asimetría en la señal.

1.2.4.3 La secuencia.

La secuencia se refiere al giro del armónico con respecto a la fundamental (F). Dependiendo de su secuencia y rotación, las armónicas presentan diferentes efectos:

- **SECUENCIA** (+): Rotación Directa, puede producir calentamiento de conductores, rotura de circuitos, etc.
- **SECUENCIA (-):** Rotación Inversa, produce un freno, además calentamiento de conductores.
- **SECUENCIA (0):** No tiene sentido de rotación, pero puede causar calentamiento. La secuencia de armónicas cero son llamados "Triplens". [4]

| Orden | Frecuencia (Hz) | Secuencia |
|-------|-----------------|-----------|
| 1 | 60 | + |
| 2 | 120 | - |
| 3 | 180 | 0 |
| 4 | 240 | + |
| 5 | 300 | - |
| 6 | 360 | 0 |
| 7 | 420 | + |
| 8 | 480 | - |
| 9 | 540 | + |
| | | |
| n | 60*n | |

Tabla 1.1.- Parámetros de los armónicos más usuales.



Figura 1.2 Señal fundamental más tercer armónico. [4]

1.2.5 Distorsión armónica total THD

Las cargas no lineales generan armónicos tanto de tensión como de corriente. Esto se debe a que, para cada armónico de corriente de carga, hay un armónico de tensión de alimentación con la misma frecuencia. Como consecuencia, los armónicos también distorsionan la tensión.

La tasa de distorsión armónica es frecuentemente utilizada para definir la importancia de contenido armónico de una señal alternativa. Es además una medida de la deformación de la señal.

La distorsión de una onda sinusoidal se presenta en forma de porcentaje: [6]

 $\frac{valor\ rms\ de\ todos\ los\ armonicos}{valor\ rms\ de\ la\ fundamental}\ \%$

$$THD\% = \frac{\sqrt{\sum_{a=2}^{n} Ih_a^2}}{Ih_1}$$

1.2.6 El espectro armónico

El espectro armónico es la descomposición de una señal en sus armónicos en el dominio de la frecuencia. Así se representa en un diagrama de barras el porcentaje de cada una de las señales armónicas, cuya suma produce la señal total analizada. [4]



Figura 1.3.- Representación espectral de los armónicos.

1.3 FILTROS ACTIVOS DE POTENCIA.

Un filtro Activo de potencia(APF), es un sistema de compensación de corriente que tiene como principal característica la reducción de los armónicos presentes en la red eléctrica. Un filtro activo está estructurado de manera que pueda adaptarse a los cambios que ocurren en las redes eléctricas, puesto que al introducir cargas no lineales a la red, en esta se pueden presentar distorsiones y pérdidas de eficiencia debido al bajo factor de potencia.[15]



Figura 1.4. Esquema general de un FAP dentro de una red eléctrica.

1.3.1 Principio de funcionamiento de un APF.

Debido a los impredecibles cambios de carga y a las apariciones de resonancias no deseadas entre el filtro pasivo instalado y la impedancia de línea, es necesaria la

implementación de un filtro activo que se adapte a estos cambios variantes en el tiempo, ya que este posee una estructura de convertidor estático conectado a un elemento de almacenamiento de energía en continua y un algoritmo de control para dicho convertidor.

El principio de funcionamiento de un filtro activo se basa en su estructura de inversor, la cual está conformada por elementos de conmutación que permiten el paso de las señales hacia la red y que contrarrestan a los armónicos presentes en dicha red, permitiendo que la señal de corriente sea lo más sinusoidal posible y sin distorsiones.



Figura 1.5 Onda de corriente de una red eléctrica con carga no lineal, a) sin APF. b) con APF.

Un filtro activo además de la eliminación de armónicos presentes en una red eléctrica, realiza otras funciones correctivas dentro del sistema eléctrico. Entre las funciones adicionales de un filtro activo de potencia están la eliminación de corriente del neutro, la eliminación de armónicos de tensión en los puntos de conexión de la carga, la corrección del factor de potencia, la compensación total o parcial de energía reactiva, otra función adicional es el equilibrio de la corriente que circula por las distintas fases, el equilibrio de la tensión entre fases y con el neutro y la regulación de la tensión y reducción del Flicker [16].

1.3.2 Estructura de un Filtro activo de potencia.

Como ya se mencionó un filtro activo de potencia básicamente está conformado por una etapa de potencia conformada por un convertidor estático conectado a un elemento de almacenamiento de energía en continua y una etapa de control para el convertidor en cuestión.

La configuración del convertidor del filtro activo depende del sistema en el cual está siendo empleado, en decir depende si el sistema del monofásico, bifásico o trifásico, ya que de esto depende si el convertidor será:

• Monofásico de una rama o medio puente.



Figura 1.6. Convertidor monofásico medio puente.

• Monofásico de dos ramas o de puente completo.



Figura 1.7 Convertidor monofásico de puente completo.

Trifásico de tres ramas.



Figura 1.8. Convertidor Trifásico de tres hilos.

Trifásico de cuatro ramas con conexión a neutro.



Figura 1.9. Convertidor Trifásico de cuatro hilos con compensación de neutro[15].

Continuando con el análisis de la estructura del filtro activo de potencia, se tiene el elemento de almacenamiento de energía en continua, que puede ser un dispositivo de almacenamiento capacitivo o inductivo, en el primero, la energía disponible para la compensación se almacena en un condensador y se establece el nivel de energía del filtro activo de potencia mediante la medida de la tensión de continua, en el segundo tipo, donde el dispositivo de almacenamiento de energía es un inductor y el nivel de energía del filtro activo de potencia se obtiene mediante la medida de la corriente de continua de la bobina. [17]



Figura 1.10 Convertidor Trifásico dispositivo de almacenamiento a) Capacitivo. b) Inductivo

1.3.2 Tipos de Filtros Activos.

Los filtros activos se pueden clasificar como series o paralelo y es posible encontrar en algunos sistemas de acondicionamiento una combinación de los dos. La combinación de filtros activos serie y filtros pasivos se conoce como filtros híbridos.

La Figura 1.11 es un ejemplo de un filtro activo paralelo, los cuales son los más utilizados para eliminar corriente armónica, compensación de potencia reactiva y equilibrio de corrientes desbalanceadas. Él inyecta las corrientes de compensación para cancelar los armónicos y/o componentes reactivos en el punto de conexión. También puede ser usado como un compensador estático de potencia reactiva (STATCON) en las redes del sistema de potencia para estabilizar y mejorar la forma del voltaje. [17]



Figura 1.11 Constitución de un Filtro Activo Paralelo

La Figura 1.12, muestra un diagrama básico de un filtro activo serie. Se conecta antes de la carga, en serie con la alimentación, mediante un transformador Tx. Se utiliza para eliminar voltaje armónico y balancear y regular el voltaje en terminales de la línea.



Figura 1.12 Constitución de un Filtro Activo Serie

1.4 DISPOCITIVOS DE COMNUTACION.

1.4.1 Transistor Bipolar de Puerta Aislada (IGBT).

El transistor bipolar de puerta aislada o llamado IGBT por su siglas en inglés (Insulated Gate Bipolar Transistor), es un dispositivo semiconductor de cuatro capas que se alternan (PNPN) que son controlados por un metal-óxido-semiconductor (MOS). Además, un IGBT, posee la características de las señales de puerta de los transistores de efecto campo con la capacidad de alta corriente y bajo voltaje de saturación del transistor bipolar, combinando una puerta aislada FET para la entrada de control y un transistor bipolar como interruptor en un solo dispositivo. El circuito de excitación del IGBT es como el del MOSFET, mientras que las características de conducción son como las del BJT. En la figura 1.13 se observa la estructura interna de un IGBT, el mismo que cuenta con tres pines. Gate (G), Emisor (E) y Colector (C). [18]



Figura 1.13. Estructura interna de un IGBT.

1.4.1.1 Principio de funcionamiento

EL principio de funcionamiento de un IGBT consiste en que al aplicar un voltaje VGE a la puerta, el IGBT conmuta inmediatamente, es decir, la corriente de colector es conducida y el voltaje VCE se va desde el valor de bloqueo hasta cero. Esta corriente del colector persiste para el tiempo de conmutación, en que la señal en la puerta es aplicada. Para que se de dicha conmutación, el terminal C debe ser polarizado positivamente con respecto a la terminal E. La señal de encendido es un voltaje positivo VG que es aplicado a la puerta G. Este voltaje, si es aplicado como un pulso de magnitud aproximada de 15 vcc, puede causar que el tiempo de encendido sea menor a 1µs, después de lo cual la corriente de colector es igual a la corriente de carga (asumida como constante).

El IGBT abre su estado de conmutación, simplemente removiendo la señal de voltaje VG de la terminal G. La transición del estado de conducción al estado de bloqueo puede tomar apenas 2 microsegundos, por lo que la frecuencia de conmutación puede estar en el rango de los 50 kHz. [19]

1.4.1.2 Curva Característica.



Figura 1.14. Curva Característica de un IGBT. [4]

1.4.1.3 Características Técnicas.

- ICmax Limitada por efecto Latch-up.
- VGEmax Limitada por el espesor del óxido de silicio.
- Se diseña para que cuando VGE = VGEmax la corriente de cortocircuito sea entre 4 a 10 veces la nominal (zona activa con VCE=Vmax) y pueda soportarla durante unos 5 a 10 us. y pueda actuar una protección electrónica cortando desde puerta.
- VCE_{max} es la tensión de ruptura del transistor pnp. Existen en el mercado IGBTs con valores de 600, 1.200, 1.700, 2.100 y 3.300 voltios. (anunciados de 6.5 kV).
- La temperatura máxima de la unión suele ser de 150°C (con SiC se esperan valores mayores)
- Existen en el mercado IGBT's encapsulados que soportan hasta 400 o 600 Amp. [20]

1.4.2 IGBT CM75DU-24F.

Están diseñados para su uso en aplicaciones de conmutación. Cada módulo consta de dos transistores IGBT en una configuración half-bridge con cada transistor que tiene una recuperación super-rápido del diodo en antiparalelo al CE. Todos los componentes e interconexiones están aisladas de la placa de base de disipación de calor, que ofrece el montaje del sistema simplificado y la gestión térmica adecuada. [21]



Figura 1.15. IGBT a) estructura física. b) estructura interna [22]

1.4.2.1 Características.

• Ic = 75 A

- VCES = 1200V
- IE, VEC, trr, Qrr, die/ dt representan características de anti-paralelo, diodo emisor al colector en antiparalelo (FWDI).
- Anchura de pulso y frecuencia de repetición deben ser tales que la temperatura de unión dispositivo. (Tj) no cumpla con la capacidad Tj_{Max}.
- Temperatura de ensambladura (Tj) no debería aumentar más allá de 150 ° C.

1.5 SINGLE BOARD RIO.

La tarjeta sbRIO es desarrollada por National Instrument, esta tarjeta incorpora la funcionalidad de arquitectura abierta y una tecnología FPGA que facilita al programador la generación de sistemas personalizados reconfigurables con procesamiento integrado, ejecución paralela y más rápida con respecto a otros dispositivos.

El controlador sbRIO-9642, es una que combina dispositivos embebidos de despliegue entre los cuales están, un procesador de tiempo real, un arreglo de compuertas en campo (FPGA) y E/S analógicas y digitales en una sola tarjeta. Se puede incrementar la E/S analógicas y digitales usando módulos de la Serie C, estos son fabricados por National Instruments.

El sbRIO-9631 contiene 110 líneas digitales bidireccionales e incluye 32 entradas analógicas de 16 bits y 4 salidas analógicas de 16 bits. El FPGA se conecta directamente a todos los bornes de E/S digitales de la tarjeta sbRIO y cada módulo de E/S analógico y digital tiene una conexión especializada con el FPGA.

Esta tarjeta posee un conector Ethernet RJ-45 (10/100 BASE-TX) el cual permite conectar aplicaciones robóticas con el computador vía Ethernet y así poder descargar y ejecutar los programas realizados en el entorno gráfico de LabVIEW. Además este conector permite comunicar aplicaciones de robot móvil con otros dispositivos y sistemas externos (switchs, routers, cámaras IP, etc...) a través de los protocolos TCP/IP, UDP y Modbus/TCP.

Se puede citar una principal característica en un entorno de robótica, la conectividad inalámbrica, por dicha razón se le ha incorporado al robot móvil un router inalámbrico Planet WRT-414, pero tomando en consideración que el computador host, el robot (es decir la tarjeta sbRIO-9642) y el router hayan sido configurados

para formar parte de una misma red. En el caso que ni el computador ni el robot estén conectados a una red, se puede establecer una comunicación directamente entre los dos a través de un cable Ethernet directo o cruzado. [23]



Figura 1.16. Single Board RIO 9642

CAPITULO II

DISEÑO DEL FILTRO ACTIVO BIFASICO.

Introducción.

La metodología empleada para el diseño de un Filtro Activo de Potencia (APF) considera un sistema de dos fases con la inclusión del neutro. Esta metodología se basa en el estado del arte de los sistemas APF, la selección de las estructuras a ser aplicadas en los sistemas bifásicos, la verificación de las técnicas de control predictivas para ajustar a los sistemas residenciales. Finalmente se ha validado con la variación de cargas sobre sistemas bifásicos y la respuesta del sistema.

El APF eliminará los armónicos presentes en una red bifásica con la característica, que además de filtrar las dos líneas respectivas de la red, realice también una configuración en la se incluya el filtrado de la línea neutro, como se observa en la figura 2.1.



Figura 2.1. Diagrama de bloques del funcionamiento general del proyecto.

Para el diseño del filtro, se considera un sistema bifásico que se obtiene al tomar dos fases y el neutro de un sistema trifásico, es decir el desfase será de 120°eléctricos entre fases.

El sistema fue simulado en la plataforma *Simulink de Matlab*, esta plataforma maneja un entorno de programación visual, llegando a ser una herramienta para simular modelos o sistemas con un grado de abstracción de los fenómenos físicos involucrados en los mismo, en este caso, nos permite verificar los resultados producto de un estudio teórico, el análisis del filtro activo de potencia con sus diferentes niveles, la topología propuesta y su diseño, observar el comportamiento de las corrientes, y el tiempo de estabilización del filtro. El diseño del filtro consta de dos partes: Etapa de Potencia y Etapa de Control.
2.1 DISEÑO DE LA ETAPA DE POTENCIA DEL FILTRO ACTIVO

En este caso la etapa de potencia cuenta con dos puentes inversores de IGBT's para cada fase, el esquema se muestra en la figura 2.2. A cada puente inversor está conectado en paralelo un capacitor, que se requiere para el intercambio de energía con la red, esto permite que se realice el control del filtro en 5 niveles de tensión DC. Cada uno de estos niveles son manejados en la Etapa de Control.

La utilización de los puentes a base de IGBTs, trae consigo una serie de mejoras en comparación a los distintos rectificadores formados por dispositivos de control de fase. Los rectificadores que emplean IGBT permiten tanto la rectificación como la generación, pero hacen posible controlar el nivel de CD y el factor de potencia del desplazamiento sin tener en cuenta la dirección del flujo de potencia.

Además el puente de IGBT presenta un modo seguro de funcionamiento, en caso de una posible ausencia del flujo de tensión. También se presentan como una buena herramienta para la mitigación de armónicos ya que los IGBT, para bajas frecuencias de conmutación, el IGBT genera una baja carga armónica. Esta carga armónica se incrementa a medida que aumenta la frecuencia de conmutación del dispositivo.

Para ello la capacidad de establecimiento de voltaje del bus DC, se mantiene durante el accionamiento superior a la de alimentación.



Figura 2.2. Etapa de Potencia del APF.

2.2 DISEÑO DE LA ETAPA DE CONTROL DEL FILTRO ACTIVO.

La etapa de control, es la parte principal del filtro, se encarga de la conmutación de los IGBT's, se implementó un control predictivo y adaptativo a las condiciones de la carga.

2.2.1 Control predictivo.

El modelo de control predictivo (MPC) cubre una amplia clase de los controladores especialmente en aplicaciones de convertidores de potencia. La principal característica de control predictivo es el uso de un modelo del sistema para predecir el comportamiento futuro de las variables controladas. Esta información es utilizada por el controlador para obtener el accionamiento óptimo de los IGBT's, de acuerdo con un criterio de optimización predefinido. Cuando el controlador predice el

comportamiento futuro de las variables hasta un horizonte predefinido en el tiempo, permite que el error sea igual a cero en el siguiente instante de muestreo, expresado como una función de costo a minimizar, un esquema general se puede observar en la figura 2.3. [5]



Figura 2.3 Esquema general de un MPC para convertidores de potencia. [5]

2.2.2 Ventajas de un control predictivo

- Los conceptos del control predictivo son muy sencillos e intuitivos.
- Es posible evitar la estructura en cascada que se utiliza típicamente en un esquema de control lineal, y la obtención de respuestas transitorias son muy rápidos.
- Las no linealidades en el sistema pueden ser incluidos en el modelo, evitando la necesidad de linealizar el modelo para un punto de funcionamiento dado
- Es posible incluir restricciones sobre algunas variables a la hora de diseñar el controlador.
- El caso multivariable puede ser fácilmente considerado.
- Tiempos muertos pueden ser compensados.
- El controlador resultante es fácil de implementar. [6]

2.2.3 Desventajas de un control predictivo

- Mayor número de cálculos, en comparación a los controladores clásicos.
- La calidad del modelo tiene una influencia directa en la calidad del controlador resultante, y si los parámetros del sistema cambian en el tiempo, algún algoritmo de adaptación o la estimación tiene que ser considerada.
- Mientras mayor funciones intervengan en el controlador el tiempo de respuesta será más lento.[6]

2.2.4 Diseño del controlador predictivo.

Un MPC para un convertidor de potencia, consta de:

- Modelado del sistema.
- Función de coste.
- Generación Corriente de Referencia.

2.2.4.1. Modelado del sistema.

Identifica todos los posibles estados de conexión y su relación con la entrada o salida de voltajes o corrientes. El modelo del sistema se usa para predecir el comportamiento futuro de las variables hasta un horizonte predefinido en el tiempo, debe incluir las variables controladas y las no controladas.



Figura 2.4 Sistema eléctrico para el modelamiento.

Del sistema de la figura 2.4 se obtiene las ecuaciones de las dos mallas:

$$\frac{1}{C_1} \int i_A - L_1 \, \frac{d \, i_A}{dt} - R_1 \, i_A - V_{AN} = 0 \tag{2.1}$$

$$\frac{1}{c_2} \int i_B - L_2 \, \frac{d \, i_B}{dt} - R_2 \, i_B - V_{BN} = 0 \tag{2.2}$$

Discretizando las derivadas mediante la aproximación de Euler y considerando un tiempo de muestreo Ts, se tiene:

$$\frac{d\,i}{dt} = \frac{i[k+1] - i[k]}{Ts} \tag{2.3}$$

$$\frac{1}{c_1} \int i_A - L_1 \, \frac{i_A[k+1] - i_A[k]}{T_S} - R_1 \, i_A[k] - V_{AN} = 0 \tag{2.4}$$

$$\frac{1}{c_1} \int i_B - L_2 \, \frac{i_B[k+1] - i_B[k]}{T_S} - R_2 \, i_B[k] - V_{BN} = 0 \tag{2.5}$$

Se remplaza:

$$\frac{1}{c_1} \int i_A = V_{DC1} \quad ; \quad \frac{1}{c_2} \int i_B = V_{DC2}$$
 (2.6)

$$V_{DC1} - L_1 \frac{i_A[k+1] - i_A[k]}{T_S} - R_1 i_A[k] - V_{AN} = 0$$
(2.7)

$$V_{DC2} - L_2 \frac{i_B[k+1] - i_B[k]}{T_s} - R_2 i_B[k] - V_{BN} = 0$$
(2.8)

Despejando $i_A[k + 1]$:

$$i_A[k+1] = \frac{L_1}{T_S}(V_{DC1} - R_1 i_A[k] - V_{AN}) + i_A[k]$$
(2.9)

$$i_B[k+1] = \frac{L_2}{T_S}(V_{DC2} - R_2 i_B[k] - V_{BN}) + i_B[k]$$
(2.10)

$$i_{A}[k+1] = \frac{L_{1}}{T_{S}}(V_{DC1} - V_{AN}) - \frac{L_{1}R_{1}}{T_{S}}i_{A}[k] + i_{A}[k]$$
(2.11)

$$i_B[k+1] = \frac{L_2}{T_S}(V_{DC2} - V_{BN}) - \frac{L_2 R_2}{T_S} i_B[k] + i_B[k]$$
(2.12)

Las ecuaciones (2.13) y (2.14) representan el sistema modelado en tiempo discreto del circuito de la figura 2.4, estas ecuaciones permiten calcular las variaciones de corriente de un periodo de muestreo al siguiente, en función de las tensiones del sistema, niveles de tensión de capacitores, sistema de carga y de los parámetros del inductor de acoplamiento, en un tiempo de muestreo Ts.[7]

$$i_{A}[k+1] = \frac{L_{1}}{T_{S}}(V_{DC1} - V_{AN}) + \left(1 - \frac{L_{1}R_{1}}{T_{S}}\right)i_{A}[k]$$
(2.13)

$$i_B[k+1] = \frac{L_2}{T_S}(V_{DC2} - V_{BN}) + \left(1 - \frac{L_2 R_2}{T_S}\right)i_B[k]$$
(2.14)

Además al modelar un convertidor, el elemento básico es el IGBT, al cual se lo considera como un interruptor ideal, con sólo dos estados: encendido y apagado. Por lo tanto el número total de estados de conmutación de un convertidor de potencia es igual al número de diferentes combinaciones de los dos estados de conmutación de cada interruptor. Sin embargo algunas combinaciones no son posibles, por ejemplo, las combinaciones de un cortocircuito, que se puede calcular de la siguiente manera.

$$C = x^y$$
 (2.15)
 $C = 5^2 = 25$

Donde x es el número de estados posibles de cada brazo del convertidor, e y es el número de inversores del convertidor, por lo cual se puede obtener 25 posibilidades de conmutación por fase.

Otro aspecto de la modelo del convertidor es la relación entre los estados de conmutación y los niveles de tensión dc que se van a manejar por cada fase, para hallar dichos niveles se emplea la relación:

$$Niveles = 2N + 1 \tag{2.16}$$

Niveles =
$$2 * 2 + 1 = 5$$

Donde *N* es el número de etapas, obteniendo así un total de cinco niveles que serán divididos de la manera: *2Vcd, Vcd, 0, -Vcd,-2Vcd,* estos niveles dependerán de los estados de conmutación de los IGBT's de los inversores, como se indica en la tabla 2.1.

| Niveles | Estados de los IGBT | | | | | | | | |
|----------|---------------------|-----------|-----------|-----------|------------|-----------|-----------|-----------|--|
| Triveres | S1 | S2 | S3 | S4 | S 5 | S6 | S7 | S8 | |
| 2 Vcd | 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | |
| Vcd | 1 | 0 | 0 | 1 | 1 | 0 | 1 | 0 | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | |
| -Vcd | 0 | 1 | 1 | 0 | 1 | 0 | 1 | 0 | |
| -2 Vcd | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | |

Tabla 2.1. Estado de Conmutación de los IGBT's de una fase (1=Activo, 0=inactivo)

2.2.4.2. Función de Coste.

Las ecuaciones 2.17 y 2.18, expresan el error cuadrático medio global entre las corrientes calculadas y sus referencias normalizadas al valor nominal de la corriente eficaz del convertidor. Cada uno de los estados definidos son evaluados y aquellos que minimizan el error a su mínima expresión, serán los más adecuados para seguir la referencia de corriente [7].

El objetivo es minimizar al mínimo el error entre las corrientes medidas y los valores de referencia. Una función de coste representa el comportamiento deseado del sistema que tiene que ser definido.

El problema de optimización se resuelve de nuevo cada instante de muestreo, utilizando los nuevos datos medidos y la obtención de una nueva secuencia de actuaciones óptimas de cada vez. Esto se llama una estrategia de horizonte móvil.

$$g_{i}[k+1] = \frac{(i_{Aref}[k+1] - i_{A}[k+1])^{2}}{i^{2}_{RMS}}$$
(2.17)

$$g_{i}[k+1] = \frac{(i_{Bref}[k+1] - i_{B}[k+1])^{2}}{i^{2}_{RMS}}$$
(2.18)

Depende de la aplicación se puede utilizar funciones de coste de corriente, o si es necesario complementar con la función de coste de balance y conmutación.

2.2.4.3. Generación de la Corriente de Referencia.

El controlador necesita una referencia a la cual se debe adaptar. Mientras mejor sea la referencia mejor será la señal resultante. El sistema de referencia tiene que ser adaptativo a la carga.

Para la generación de la corriente de referencia i_{ref} de este sistema, se mide la I_{RMS} y V_{RMS} de la carga, estableciendo un factor de proporcionalidad k entre las dos magnitudes. Se utiliza la forma de onda del voltaje del sistema V_{SIS} figura 2.5, para que la corriente generada se aproxime a una senoidal.

$$k = \frac{I_{rms}}{V_{rms}}$$
(2.19)

$$i_{ref} = k * V_{sis} * 1.41 \tag{2.20}$$



Figura 2.5 Voltaje sinusoidal del sistema.

El funcionamiento del control del filtro se puede observar en un diagrama de flujo en el ANEXO 2.

Una vez diseñado el filtro hay dos parámetros importantes que se deben calcular que son: La inductancia de acoplamiento y tensión de los capacitores que se conectan en paralelo a los puentes inversores.

2.2.5 Cálculo de la Inductancia de Acoplamiento

El valor de esta inductancia está relacionado con el máximo rizado de corriente presente en la conversión.

Este inductor sirve como enlace para inyectar la corriente de compensación a la carga, para valores pequeños del inductor L_f el filtro será capaz de seguir la señal de referencia de compensación con mayor facilidad, pero debido a la baja inductancia esto crea que el rizo de corriente debido a la frecuencia de conmutación del filtro sea elevado. Y lo contrario sucedería si el valor del inductor L_f es mayor el rizo de la corriente del filtro seguir con facilidad la señal de referencia [12].

El valor de la inductancia se determina de las ecuaciones estáticas que se definen a continuación:

$$L\frac{\Delta i_L}{\Delta t} = v_i \tag{2.21}$$

Y considerando el tiempo de encendido de los interruptores:

$$L = \frac{v_i \delta T_s}{\Delta i_L} \tag{2.22}$$

2.2.6 Cálculo de la Tensión en los Condensadores

Las configuraciones del APF mostradas disponen de dispositivos almacenadores de energía de tipo capacitivo. En este caso la energía disponible para la compensación de energía se almacena en un condensador, pudiendo establecer el nivel de energía del filtro activo de potencia mediante la medida de la tensión de continua.

Para esto se debe tener en cuenta que la tensión en los condensadores del filtro activo debe ser superior a la tensión pico de la red. Esta es una condición necesaria para poder garantizar la inyección de la corriente de compensación de forma continua.

Esta capacitancia tiene una gran influencia en la tensión de rizado y su necesidad se supone de la estabilidad que proporciona sobre el control de seguimiento de corriente puesto que el condensador opera como fuente de energía para 2 modos de operación [11].

De esta manera considerando que la corriente fluyera libremente de la inductancia al capacitor se tendría:

$$i_c = C \frac{dv_c}{dt} \tag{2.23}$$

Dónde:

$$V_c = \frac{1}{c} \int_0^t i_L dt \tag{2.24}$$

Donde i_L es la corriente de compensación demandada por el filtro.

Las expresiones de tensión e intensidad instantáneas en los sistemas eléctricos se pueden descomponer como una suma de sus infinitos armónicos, el cual incluye el fundamental:

$$v(t) = \sqrt{2} \sum_{k=0}^{\infty} V_k \sin(kwt + \theta_k)$$
(2.25)

$$i(t) = \sqrt{2} \sum_{k=0}^{\infty} I_k \sin(kwt + \phi_k)$$
(2.26)

Suponiendo una variación en la corriente de la red de un 25%, su valor pico en función de su valor nominal es:

$$V_{con} = 1.25(\sqrt{2} * V_L) \tag{2.26}$$

Finalmente el valor expresado en la ecuación (2.25) se puede tener la tensión máxima que pueden soportar los interruptores. Ya que en el filtro, cuando Q_1 esta encendido y Q_2 se encuentra apagado y viceversa (figura 2.2) al valor del voltaje del condensador se le agrega un valor de seguridad del 25%, por lo tanto el valor que debe soportar los interruptores es de:

$$V_{IGBT} = 1.25 * V_{con} \tag{2.27}$$

2.3. SIMULACION DE ETAPA DE POTENCIA Y CONTROL

La figura 2.6 representa el sistema bifásico, en el cual se le ha inyectado en la fase *A* un tercero y un noveno armónico, además está conectada a una carga de rectificación

de media onda, a su vez a la fase *B* se le inyecto un tercer armónico de igual manera conectado a una carga de rectificación de media onda.



Figura 2.6 Representación de Sistema Bifásico con inyección de armónicos.

La distorsión de la onda de corriente del sistema dependerá de los armónicos que posea la red y también de la carga que esté conectada a la misma. Todos estos factores influyen a que la distorsión sea afectada en menor o mayor grado. Como se puede observar la figura 2.7, la fase *A* al tener inyectado más armónicos tiene un nivel de distorsión muy alto con relación a la fase *B*. La carga de rectificación de media onda solo permite tener ciclos positivos, lo cual está lejos de ser una onda senoidal que es lo ideal de cualquier sistema.



Figura 2.7 Corrientes del sistema bifásico sin filtrar.

Para corregir estos problemas de la distorsión de la onda de corriente, se colocó el filtro en paralelo al sistema acoplado por medio de inductores como se muestra en la figura 2.8, para lograr que las distorsiones disminuyan y conseguir que las ondas de corriente sean lo más sinusoidal posible.

En este esquema figura 2.8 se puede observar claramente los subsistemas de potencia y de control, que son:

- Fuente de alimentación.
- Carga no lineal.
- Filtro activo (Condensador, bobina de acoplamiento, MPC e inversor).
- Fuentes de inyección de armónicos
- Sistemas de medición de corriente y volate.



Figura 2.8 Sistema Bifásico con un sistema APF con MPC

En el subsistema INVERSOR, como se muestra en a figura 2.9, están los cuatro puentes inversores.



Figura 2.9 Subsistema INVERSOR

En el subsistema CONTROL PREDICTIVO, como se muestra en la figura 2.10, se realiza todos los cálculos para encontrar el algoritmo de activación de los IGBT's, en este también se calcula la corriente de referencia.



Figura 2.10 Subsistema CONTROL PREDICTIVO.

En la figura 2.11 se muestra las corrientes de referencia generadas por el subsistema *CONTROL PREDICTIVO*, a estas forma de onda la corriente de la fuente se va a adaptar, se puede observar que estas ondas son sinusoidales .



Figura 2.11 Corrientes de referencia.

Al momento de aplicar el filtro, como se puede observar en la figura 2.12, las formas de onda de corriente se corrigen tomando la forma de sinusoidal propia de la red. Además se puede observar que el tiempo de respuesta del sistema es rápido, debido a que el sistema se estabiliza antes del tercer ciclo. El tiempo de respuesta también dependerá del tiempo de muestreo del sistema de control por lo tanto se necesita que el tiempo de muestreo sea lo más rápido posible.



Figura 2.12 Corrientes del sistema bifásico con filtro.

En la figura 2.13 se observan las dos corrientes de la fuente corregidas por el APF, donde se visualiza que el desfase entre fases es de 120°. Además que el sistema para ambas fases se estabilizan en el tercer ciclo, concluyendo que el controlador esta funcionando en óptimas condiciones.



Figura 2.13 Corrientes de las fases A y B

Además de la distorsión de la onda por la existencia de armónicos, la calidad de energía disminuye aumentando el THD.

Los resultados de las simulaciones del comportamiento del sistema bifásico con carga no lineal, se observan en la figura 2.14, las corrientes de la red se distorsionan completamente debido a la carga no lineal conectada y a la introducción de hasta un noveno armónico para la ilustración, por lo que las fases A y B presentan un porcentaje de THD de 61.67% y 47.25% respectivamente.



(a)



Figura 2.14. Simulación del comportamiento de las corrientes del sistema sin filtrado, a) de la Fase A, b) de la Fase B

Una vez mejorada la onda de corriente del sistema se puede observar en la figura 2.15 que el THD de las fases A y B disminuye considerablemente al 15.79% y 12.87% respectivamente. Mientras mayor distorsión de onda exista mayor será el THD existente y menor la calidad de energía.





Figura 2.15. Simulación del comportamiento de las corrientes del sistema con filtrado, a) de la Fase A, b) de la Fase B

CAPITULO III.

CONTRUCCION DEL FILTRO ACTIVO BIFASICO.

En la etapa de construcción del filtro activo de potencia, se dividió al filtro en dos etapas, siendo estas, la etapa de potencia y la etapa de control.

3.1 CONSTRUCCION DE LA ETAPA DE POTENCIA DEL FILTRO ACTIVO.

En lo que corresponde a la etapa de potencia, se dispuso la implementación de cuatro puentes inversores conectados cada uno, en paralelo a los dispositivos de almacenamiento de energía que son de tipo capacitivo. En la figura 3.1 se muestra el esquema de la etapa de potencia del filtro, donde se puede observar los cuatro puentes inversores conformados por cuatro IGBT's en cada puente.



Figura 3.1. Esquema de etapa de potencia a implementar.

Para la construcción de la etapa de potencia, mostrada en la Figura 3.1, se procede al ensamblaje de dos bancos disipadores de calor, en los que se implementarán dos etapas del filtro en cada uno, puesto que cada fase de la red posee un sistema de filtrado de dos etapas.



Figura 3.2. Banco disipador de Calor.

Puesto que es necesario la utilización de ocho IGBT's por banco, para la formación de las dos etapas del filtrado de una sola fase, se procede a colocar sobre el banco disipador, cuatro módulos IGBT's, los mismos que poseen dos IGBT's cada uno.



Figura 3.3. Colocación de los Módulos IGBT.

Una vez colocados los transistores, se procede a realizar las conexiones según el esquema de la figura 3.1, se utilizan platinas de cobre para la interconexión, además se fijan los capacitores de 2200uf/400Vsobre las barras, ver figura 3.4.



Figura 3.4. Ensamblaje de platinas conexión y capacitores.

El conjunto de la etapa de potencia se presenta en la figura 3.5



Figura 3.5. Etapa de Potencia del APF.

3.2 CONSTRUCCION DE LA ETAPA DE CONTROL DEL FILTRO ACTIVO.

3.2.1 DESCRIPCION DEL LENGUAJE DE PROGRAMACION.

La velocidad del procesamiento es un factor de suma importancia al momento de implementar el algoritmo de control, por tal razón se ha utilizado una tarjeta sbRIO de Nationals Instruments, la misma que posee un FPGA en el cual se describe el algoritmo de control del filtro. Para la descripción del mencionado algoritmo se ha utilizado LabVIEW de Nationals Instruments debido a que posee, librerías para el manejo de FPGA's.

3.2.1.1 LabVIEW

LabVIEW es una plataforma de programación y desarrollo para el diseño de sistemas, con un lenguaje de programación visual gráfico, donde los programas o descripciones graficas realizadas en la plataforma de LabVIEW se llaman Instrumentos Virtuales, o VIs, debido a que está orientado al control de instrumentos. LabVIEW es una plataforma de programación gráfica que ayuda a ingenieros a escalar desde el diseño hasta pruebas y desde sistemas pequeños hasta grandes sistemas [25].

Actualmente LabVIEW expandido sus aplicaciones ampliamente no sólo al control de todo tipo de electrónica (Instrumentación electrónica) sino también a su programación embebida, comunicaciones, matemáticas, entre otras.



Figura 3.6 Herramientas de LabVIEW [25]

3.2.1.1 Áreas de aplicación de LabVIEW.

Adquirir Datos y Procesar Señales

En esta área se puede medir cualquier sensor en cualquier bus y realizar análisis y procesamiento de señales avanzados, además de visualizar los datos en interfaces de usuario personalizadas, registrar los datos y generar reportes.

Control de Instrumentos

Con LabVIEW es posible la automatización colecciones de datos y controlar múltiples instrumentos, analizar y visualizar sus señales.

Automatizar Sistemas de Pruebas y Validación

Automatizar las pruebas de validación y producción de su producto

Sistemas Embebidos de Monitoreo y Control

Permite, Reutilizar, código ANSI C y HDL, además, integra hardware comercial, que permite por ejemplo, generar prototipos con tecnología FPGA. Del mismo modo es posible el acceso a herramientas personalizadas para medicina, robótica y más.

Enseñanza Académica

En esta área de aplicación LabVIEW es una herramienta con un enfoque práctico e interactivo de aprendizaje, donde se puede combinar el diseño de algoritmos con medidas de datos reales, aumentando el rendimiento de aplicaciones con procesamiento multinúcleo. [25]

3.2.1.2 Método de programación.

Debido a que LabVIEW utiliza un entorno de programación del tipo gráfico, la programación consiste en la colocación de objetos necesarios para el algoritmo en la plataforma correspondiente al panel frontal, estos objetos también se visualizaran en la ventana de diagrama donde se realiza la programación propiamente, en base a diagramas de bloques, donde, se deben ir situando las funciones, estructuras, etc. que se requieran para el desarrollo del programa, las cuales se unen a los terminales mediante cables.

3.1.2 Implementación del Algoritmo de control.

3.2.2.1 Configuración de sbRIO 9642.

Como ya se mencionó con anterioridad el algoritmo de control debe ser montado sobre un FPGA, para lo cual se ha utilizado la tarjeta sbRIO 9642, que contiene un FPGA en su interior. Por esta razón es necesaria la configuración de la sbRIO, la misma que se realizara desde una computadora, para lo cual la tarjeta sbRIO debe estar conectada a la PC por medio de comunicación Ethernet.

Una vez realizada la conexión entre la PC y la tarjeta, se verifica el estado de dicha conexión desde la plataforma Measurement & Automation Explorer (MAX) de National Instruments.

| 9 | SBRIOUP | 5 - Measurement & Automation Explorer | | - 🗆 🗙 |
|---------------------------|---|---------------------------------------|-----------------------|--|
| File Edit View Tools Help | | | | |
| My System | 🕛 Restart 🖬 Save 💦 Refn | esh 🛛 🔒 Set Permissions 🛥 Log In | | y? Hide Help |
| Software | Network Adapters | | | Back 🛄 🔺 |
| BRIOUPS | O edit these settings, log in with an account that has permission to set system configuration. | | | LabVIEW Real- Time Target Configuration |
| | → Ethernet Adapter | eth0 (Primary) | | Complete the following steps to configure your |
| | Adapter Mode | TCP/IP Network | | remote system for use with the LabVIEW Real- Time Module, For a |
| | MAC Address | 00:80:2F:12:35:49 | | more complete explanation of these |
| | Configure IPv4 Address | s Static | | steps, refer to the LabVIEW Real-Time Target Configuration |
| | IPv4 Address | 192.168.1.5 | | Tutorial. |
| | Subnet Mask | 255.255.255.0 | | Real-Time |
| | Gateway | 192.168.1.1 | | 2. Configure Network |
| | DNS Server | 192.168.1.1 | | Settings |
| | More Settings | | | 3. Install Software |
| | | | | 4. Configure I/O |
| | | | | 5. Configure System |
| | | | | . • |
| | | | | Context Help |
| | | | | This window displays context-sensitive help. Move the cursor over a control or indicator for more information about it. |
| | 🔄 System Settings 🛒 Network | Settings 📅 Time Settings 🦹 Help | | Submit feedback on this v |
| | | - | - Connected - Running | .1 |

Figura 3.7 Reconocimiento de la sbRIO desde Measurement & Automation Explorer

Establecida por completa la conexión se procede a configurar la tarjeta, para lo cual el presente caso en primer lugar se realizó un formateo completo del sbRIO para restablecer la configuración de fábrica, para esto elegimos la opción de formatear disco en la ventana de MAX.

| My System | 🕐 Restart 🛛 🔛 Sava 🔑 Refresh 🛛 🔒 Set Permissions 🛥 Log In | >? Hide He |
|--|--|--|
| Image: Stress and Interfaces Encodes and Interfaces Encode Systems Image: Stress Image: Stress Image: Stress | General Settings Other Settings Image: Setting Set | Configuration of the sector se |
| Format Disk Celete | Halt on IP Failure | 2. <u>Configure Network</u> <u>Settings</u> |
| | System Monitor Total Memory 124 MB | 3. Install Software 4. <u>Configure I/O</u> 5. Configure System |
| | Total Disk Space 237 MB | |
| | Pree Lisk Space 180 MB | Context Help This window displays context-sensitive help. Move the cursor over a control or indicator for more information about it. |
| | The second second states and the second seco | Submit feedback on this |

Figura 3.8 Formatear sbRIO.

Posteriormente se procede a instalar el sistema operativo LabVIEW Real-Time, para lo cual en la ventana del MAX, se despliega los ítems de la tarjeta sbRIO y luego se da click derecho sobre la opción "software" y se elige la opción Añadir Programa.

| 9 | Software - Measurement & Automation Explorer | - 0 × | |
|--|--|---------------------|---|
| File Edit View Tools Help | | | |
| My System My Devices and Interfaces | Add/Remove Software | P Show Help | 2 |
| Software Software Semote Systems Semote Syste | Software | | ^ |
| SBRIOUPS Devices and Interfaces | Software displays the National Instruments software components installed on a LabVIEW Real-Time target. | | |
| Software Add/Remove Softwa | hat do you want to do? | | |
| | ■ Install software | | |
| | For more information about using your NI products, refer to your product-specific help, located on the Help=Help Topics menu item. You can also access NI product help from within MAX help can launch from the Help menu or by pressing <51>. |), which you | |
| | Submit feedback on this topic | | |
| | | | |
| | | | |
| | | | |
| | | | |
| | | | |
| | | | |
| | | | |
| | | | |
| | | | ~ |
| | 2 Help | | |
| 📋 💿 🔛 👔 | - P 1 1 1 10 | 10:21 30/09/2013 | |

Figura 3.9 Instalación de LabVIEW Real-Time.

A continuación se abre el asistente de instalación y se procede a ejecuta los pasos según las necesidades de instalación. Cuando la instalación se finalice, la tarjeta sbRIO puede ser configurada, para lo cual se introduce el nombre de la tarjeta, luego en la pestaña "Network Settings" se introduce la dirección IP y máscara de subred de la tarjeta que para este caso es IP: 192.168.1.5, GW: 192.168.1.1 y mascara 255.255.255.0. Finalmente de se selecciona el ícono "Save" para guardar las configuraciones realizadas.

| My System | (1) Restart 🔲 Save 😂 Ref | resh 🔒 Set Permissions 🛥 Log In | Hide Hi |
|---|---|---|---|
| B Devices and Interfaces Software | | | G Back |
| Bernote Systems Emote Systems Emote Systems Emote Systems For the Systems Fort Fort the Systems Fort the Systems Fort the Systems | To edit these setting set system configure | LabVIEW Real- Time Target Configuration | |
| | → Ethernet Adapter | eth0 (Primary) | Complete the following steps to configure your |
| | Adapter Mode | TCP/IP Network | remote system for use with the LabVIEW Real- |
| | MAC Address | 00:80:2F:12:35:49 | Time Module. For a more complete explanation of these |
| | Configure IPv4 Addres | ss Static | LabVIEW Real-Time Target Configuration |
| | IPv4 Address | 192.168.1.5 | Tutorial. |
| | Subnet Mask | 255.255.255.0 | Real-Time |
| | Gateway | 192.168.1.1 | 2. Configure Network Settings |
| | More Settings | 192.108.1.1 | 3. Install Software |
| | | | 4. Configure I/O |
| | | | 5. Configure System |
| | | | |
| | | | MAC Address |
| | | | Displays the main Media Access Control (MAC) address for your remote system. This address is |
| | | | also used for identification purposes in MAX. If your target has more than one |
| | Surteen Settings 🗊 Mature | L.C. ur. These California 🕹 Links | MAC Address may differ |

Figura 3.10 Configuraciones de Red de sbRIO.

3.2.2.2 Creación del proyecto de FPGA en LabVIEW.

EL desarrollo del programa que describe al FPGA empieza por crear un nuevo proyecto de LabVIEW, con la particularidad que este proyecto será un proyecto de FPGA, para tener acceso a la propiedades y librerías dedicadas a FPGA's, así como a las herramientas de compilación e interacción con productos embebidos.

Al seleccionan la opción de crear un nuevo proyecto FPGA, a continuación se despliega una ventana en la cual se deberá escoger el tipo de Proyecto de FPGA, que para el presente caso será la opción Single –Board RIO Embedded System, que permitirá crear un proyecto que permita describir el comportamiento de controlador integrado y el chasis del FPGA de las tarjetas sbRIO de la serie 96XX.



Figura 3.11. Creación de un nuevo proyecto de FPGA en LabVIEW

Ya seleccionado el tipo de proyecto a realizar se procede a realizar el reconocimiento del tipo de sistema que está conectado, para lo cual se inserta la IP de la tarjeta

sbRIO para de modo de saber a qué está conectada, puesto que como ya se mencionó la tarjeta sbRIO tiene comunicación Ethernet con la PC.

| Discove Select the | r existing syste is option if your | m Single-Board | RIO controller | is powered on a | and connected t | o the |
|-----------------------|--|--------------------------|----------------|------------------|-------------------|----------|
| network | The wizard wil | assist you in | discovering sy | stem compone | nts. | |
| Disca | uning a Single I | Poord PIO our | tom stons only | Sean Interface r | ando application | |
| | ng on the system | n. | tern stops any | scan interface r | noue application | 15 |
| ✓ Device | e is connected t | o a remote su | ibnet | | | |
| IP ad | dress | | | | | |
| 192. | 68.1.5 | | | | | |
| O Create | ew system | | | | | |
| Select th | is option if hard | ware is not av | ailable or not | connected. The | wizard will allow | w you to |
| specify : | ystem compone | ents by type. | | | | |
| | | | | | | |
| | | | | | | |

Figura 3.12. Reconocimiento de la red a de conexión con sbRIO

Una vez que LabVIEW reconozca la tarjeta, seleccionamos el tipo de tarjeta sbRIO con la que se va a trabajar, siendo para el presente caso la tarjeta sbRIO 9642, como se indica en la siguiente figura.

| D i i i | | | | | |
|-------------------------|-----------------|---------|---|------------|----|
| Remote controllers | | | | | |
| Real-Time Single-B | oard RIO | ^ | | | |
| SDRIU-9001 | | | | | |
| SDRIU-9002 | | | | | |
| SDRIU-9005 | | | | | |
| BORIO-9000 | | | | | |
| BORIO-9011 | | | | | 21 |
| BRID-9012 | | | | | 5 |
| Bill chRIO-0622 | | | | - 19 - A J | |
| sbRIO-9641 | | | | - | |
| sbRIO-9642 | | | E | 1 | |
| | | | | | |
| | | * | | | |
| 400 MHz Processor 2 M G | ate FPGA Analog | I/O TTI | | | |
| DIO and Industrial DIO | , | | | | |
| | | | | | |
| | | | | | |

Figura 3.13. Selección de tipo sbRIO 9642.

Para finalizar la creación del proyecto, se despliega una ventana que indica una visualización previa de proyecto a crear, donde se puede observar que en el proyecto consta chasis del FPGA a configurar, así como sus módulos, entradas, salidas, etc.



Figura 3.14. Visualización previa del Proyecto a crear.

3.2.2.3 Desarrollo del programa de control en LabVIEW.

Para realizar programa que describe el funcionamiento del FPGA, se procede a crear los VI's, donde se realizan programas del algoritmo de control del filtro. Para esto en primer lugar es necesario crear un VI de programación del FPGA, como se indica en la figura 3.15.

| 0 | Project Ex | plo | rer - fpga.lvproj | - | × |
|---|---|------------------|--|---|---|
| <u>File Edit View Projec</u> | t <u>O</u> perate <u>T</u> ools <u>W</u> indov | v <u>F</u> | <u>i</u> elp | | |
| 🏝 😅 💕 🗴 🐚 | 🗈 🗙 🛛 🕵 😼 🎟 🗸 😭 | ۲ / | A 🔅 🍺 🛃 🗣 🧐 A 🗛 | | |
| Items Files | | | | | |
| Project: fpga.lvpr My Computer Dependence Build Speci RT Single-Boa Chassis (sb | oj ficas fications rd RIO (192.168.1.5) RIO-9642) | | | | |
| | New | • | VI | | |
| i Mo | Execute VI on | | Virtual Folder | | |
| ⊕ 💭 Mo ⊕ 💭 Mo | Start FPGA Wizard | | Control Library | | |
| - 👷 40 | RIO Device Setup | | Class | | |
| - P Mo | Add | C Series Modules | | | |
| - D Mo | Find Project Items | | FPGA I/O Robotics Environment Simulator | | |
| - 💓 Mo | Arrange By | ۲ | FPGA Base Clock | | |
| 🕀 💑 Bui | Expand All Collapse All | | FIFO Memory | | |
| Build Spe | Remove from Project | - | Component-Level IP | | |
| | Kename P2 | - | | | |
| | Properties | | | | |
| | | | | | |
| | | | | | |
| | | | | | |
| | | | | | |
| | | | | | |
| | | | | | |
| L | | | | | |

Figura 3.15. Creación del VI del FPGA.

En el VI creado, lo que se hace es declarar las estradas analógicas del FPGA, es decir, los módulos ADC que controla el FPGA donde se insertan las señales entregadas por los sensores de corriente y voltaje de efecto Hall. Del mismo modo se procedió a declarar las salidas digitales que conmutan a los IGBT's.

| ∞ -(1) | | |
|---|---|--|
| () ModA/AD | 8.4 Parts (001) (10.6 Set Output Enable (10.64/201) For O turn 10 Enable (10.64/201) For O turn 11 Set Output Enable (10.64/201) For O turn 12 For Output Enable (10.64/201) For Output Enable 13 For Output Enable (10.64/201) For Output Enable | NodA/All Soc Dens/1002 JM Soc Sc Output Enable Sc Output Enable Torm Fasile |
| U0 Item 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 1 | Image: Control of the section of the sectio | → Description Description + Trable - + Description Description |
| VO Item 5 | N= Period DOS / mail VO Item 1 Image: Control of the second s | VOltem VOlte |
| VO Item 6 | Image: Contract of the second secon | Set Output Enable > VO Item 0 Set Output Enable > Enable > Enable > Enable |
| VO item 8 🙀 - 🔓 Ponts/Di08 🖬 - 📭 VO item 6 | Set Output Loable UO Nerry FRGALED FRGALED | Set UO Item 6 ↓ VO Item 6 ↓ Control Enable Enable |

Figura 3.16. VI del FPGA

Como se puede ver en la figura 3.16, se han declarado 6 entradas analógicas y 16 salidas digitales, también se ha declarado el led de la tarjeta sbRIO, para utilizarlo como indicador de funcionamiento.

En lo que concierne al algoritmo de control predictivo para el comando de los IGBT's de los puentes inversores del filtro, este es implementado en un nuevo VI, el cual es creado en la sección de ejecución en Tiempo Real de la Tarjeta sbRIO, como se indica en la figura 3.17.

| 12 Pi | roject Explorer - fpga.lvproj | - • × |
|---|--|--|
| <u>Eile Edit View Project Operate Tools</u> | Window Help | |
| * 🗃 🖨 🕼 🔏 🛍 🖒 X 📽 🔩 Items Files | 🔤 • 📽 🛕 🐎 🕪 🥑 | 6, 13 6, 1 6, |
| B. Project: fpga.lvproj J. My Computer Dependencies Build Specifications | | |
| KT Single-Board RIO (192.168.1.5) | New 🕨 | VI |
| EPGA Target (RIO0, sbRIO- | | Virtual Folder |
| ModA ModB ModC ModC ModD ModD | Connect Disconnect Utilities | Control Library Variable |
| Model (NI 9205) Model (NI 9205) Model (NI 9263) Model (NI 9263) Model (NI 9263) | Deploy Deploy All Find Project Items | Class Targets and Devices Robotics Environment Simulator |
| ModD (NI 9476) Dependencies Build Specifications | Arrange By Expand All Collapse All | |
| Build Specifications | Remove from Project Rename F2 | |
| | Help Properties | |
| | | |

Figura 3.17. Creación del VI de Sistema en Tiempo Real.

Como ya se mencionó en el segundo VI creado se procede a realizar el programa que describe el funcionamiento del FPGA, en este, se realizan todos los cálculos para la generación de la corriente de referencia, así como del algoritmo de control

predictivo. Para esto, en primer lugar se procede a vincular el nuevo VI creado, con el VI del FPGA en el que fueron declaradas las entradas y salidas a controlar, esto se lo realiza colocando en el programa las herramientas que permiten abrir y cerrar la comunicación con el FPGA de referencia como se muestra a continuación.



Figura 3.18 Generación de comunicación con VI de FPGA a) abrir Comunicación. b) cerrar comunicación.

Una vez asignado el VI de FPGA con el cual, va a tener dependencia el presente programa, se procede a adquirir los datos de las entradas analógicas, esto se lo hace por medio de la herramienta Lectura y escritura de control, perteneciente a la librería de interface con FPGA.



Figura 3.19. Lectura de las entradas analógicas.

Los datos obtenido de estas entradas serán las entradas del MathScript donde se realizan todos los cálculos, pertenecientes a la generación de corrientes de referencia y de la funciones costo de corriente, del mismo modo en este MathScript se ha configurado los estados de las 16 salidas digitales que conmutan a los IGBT's. Cabe recalcar que se ha utilizado el MathScript, debido a que, para el diseño de la etapa de control indicado en el capítulo 2, el algoritmo fue realizado en Matlab, por tal razón el código empleado es el mismo.



Figura 3.20. MathScript con algoritmo de control.

Ya descrito el algoritmo de control, el siguiente paso es asignar los valores que van a tomar las salidas digitales del FPGA, para lo cual realizamos una etapa de comparación con cero, puesto que los disparadores de los IGBT's conmutan a los mismos, cuando reciben 0V y abren el circuito con 5V, posteriormente el resultado de estas comparaciones son Escritas en las salidas digitales, ya antes asignadas.



Figura 3.21. Bloque de comparación y escritura de salidas digitales.

Una vez ya terminada la elaboración del algoritmo en LabVIEW, es necesario implementar esta descripción del FPGA en la tarjeta sbRIO, para lo cual es necesario conectar la sbRIO al proyecto del FPGA de LabVIEW.

| • | Project Explorer - fpga.lvproj * | > |
|---|--|----|
| ile <u>E</u> dit <u>V</u> iew <u>P</u> roje | ct <u>Operate Tools Window H</u> elp | 2 |
| | └╽Х № № Щ * Ლ ∆ ≫ ഈ ๕ ↓ ∹୬ ५ | ц. |
| tems Files | | |
| Project: fpga.lvp | roj r | |
| 🔤 🚏 Dependen | cies | |
| Build Spec | ifications | |
| 🖨 🕽 Chassis (| New | |
| 🖻 🔯 FPGA | Add | |
| ф 🖥 м. | Connect | |
| ₽ 💭 Me | Disconnect | |
| - 10 40 | ofinities F | |
| - 🔜 fpg | Deploy Deploy All | |
| - 10 M | Find Project Items | |
| - 👰 Mc | Arrange By | |
| - 💓 M(| Expand All | |
| 😐 💑 Bu | Collapse All | |
| - 🛃 Tesis.vi | Remove from Project | |
| i Depende | Rename F2 | |
| NiFpg | Help | |
| 😴 Build She | Properties | |

Figura 3.22. Conexión entre Proyecto con sbRIO.

Al tener ya establecida la comunicación, se procede a compilar los programas realizados tanto en el VI del FPGA, como en el VI del procesador REAL TIME. En primer lugar se graba o configura el FPGA de la tarjeta sbRIO, para lo cual se hace click en la opción de ejecutar programa de LabVIEW, entonces aparecerá la ventana, que indica el tipo de compilador que se desea ejecutar.

| | Se | elect Compile Server | × |
|---|--------------------------------------|--|-----------|
| ۲ | Use the local compile serve | er | |
| C | Connect to a network com | pile server | |
| | Compile server name | User name | |
| | | | Configure |
| | | | |
| С | Connect to LabVIEW FPGA User name | Compile Cloud Service | |
| | | Configure | |
| | Prompt to select a compile | e server for each compilation OK Cancel | Help |

Figura 3.23. Selección del Compilador del proyecto FPGA.

En este caso se utiliza un servidor de compilación local, el cual verifica que no existan errores en la estructura del programa en LabVIEW, así como de no infringir ninguna característica de funcionamiento de la sbRIO. El proceso de configuración termina realizando las debidas conexiones internas del FPGA.

| Build Specifications Status Placing and routing Build Specifications Placing and routing Placing and routing | Elapsed time 00:07:44,199 |
|--|---|
| | |
| Reports Configuration | Cancel Compilation |
| Project fpga.lvproj Target: PPGA Target (RIO0, sbRIO-9642) Build Specification: fpga Top Ievel VI: fpga.vi | ^ |
| Compiling on local compile server Compilation Tool: Xilimx 12.4 Start Time: 30/09/2013 10:30:06 | |
| Run when loaded to Fpga: FALSE Xilinx Options | |
| Design Strategy: Balanced | v d 'Estimated timing (map)' report are |
| v V now available. | Close 🔻 Help 🖏 |

Figura 3.24. Proceso de montaje de la descripción al FPGA.

Para la configuración del procesador en tiempo real únicamente es necesario ejecutar el programa del VI realizado en la sección de REAL-TIME, entonces dicho programa se ejecutara en el procesador y quedará grabado en el mismo.

3.2.3 Construcción de la Etapa de Control.

La etapa de control básicamente esta constituida por la tarjeta sbRIO, donde se encuentra descrito en funcionamiento del FPGA, la misma que se conecta con las tarjetas controladoras de los módulos IGBT's. Como se indica en la figura 3.25, de la sbRIO se han utilizado tanto las entradas analógicas que se conectan a los sensores de corriente y voltaje, así como las salidas digitales que se conectan con las tarjetas de disparo de los IGBT's.



Figura 3.25. Entradas y salidas empleadas del sbRIO.

Para obtener los 15vcd de activación de los transistores, es necesaria la utilización de los drivers de los módulos IGBT's, estas tarjetas controlan dos IGBT's cada una por los que es necesario la utilización de 8 tarjetas, a las que se debe alimentar con 15vcc, y a su salida se obtiene ± 15 vcc según las condiciones de las entradas, las cuales están conectadas a la sbRIO.



Figura 3.26. Controladores de disparo de IGBT's acoplados al banco disipador

3.2.3 ADAPTACION DE CIRCUITO - PROTOTIPO.

La implementación completa del filtro fue desarrollada en los Laboratorios de la Universidad Politécnica Salesiana sede Cuenca, en la que utilizaron las fuentes de alimentación trifásicas, los sensores de voltaje y de corriente de efecto Hall, existentes en los laboratorios, los cuales entregan las señales a las entradas analógicas de la Tarjeta sbRIO.



3.27 Sensores voltaje y corriente de efecto Hall

Del mismo modo fueron utilizados los módulos inductores, como inductor de acople entre las etapas del filtro y las fases de la red bifásica.



3.28 Módulos Inductivos.

El sistema fue armando como se observa en la figura 3.29, con los diferentes sensores de corriente y de voltaje, al sistema se le conecto una carga inductiva el foco ahorrador, y otras cargas no lineales, también se utilizó el FLUKE para medir el THD, de las diferentes líneas.



Figura 3.29. Implementación completa del Sistema de filtrado.

CAPITULO IV

PRUEBAS DE FUNCIONAMIENTO

INTRODUCCIÓN.

Este capítulo trata de las pruebas realizadas al sistema filtrado y sin filtrar y analizar cada uno de los resultados de las pruebas. También se realizó pruebas de cada una de las etapas del APF, para validar el sistema propuesto.

Una vez implementado el APF, se procedió a realizar las pruebas pertinentes.

4.1. PRUEBAS DE FUNCIONAMIENTO DE LOS CIRCUITOS ELECTRONICOS

4.1.1 PRUEBAS DE CONTROLADOR DE DISPARO DE IGBT's

Se realizó pruebas de funcionamiento de los drives para la activación de los IGBT's.

Los IGBT's se activan con 15Vdc y se desactivan con -15Vdc, este proceso lo hace el driver automáticamente, para ello al driver se le debe ingresar 0 o 5Vdc dependiendo de lo que se desee realizar, cabe recalcar que estos drivers son activos a 0. Para ellos se hizo una aplicación en *Labview* e interfaz donde cada pulsante representa una del NI-SBRIO figura 4.1 para realizar las pruebas a cada uno de los drives. Cuando se le da un pulso de 0Vdc el driver proporcionara 15Vdc y con un pulso de 5Vdc -15Vdc, estos valores serán medidos en el multímetro como se observa la figura 4.2



Figura 4.1 Programa en Labview, para proporcionar pulsos en el NI-SBRIO.



Figura 4.2 Prueba de los drives para la activación de los IGBT's

4.1.2 Pruebas de validación de los IGBT's.

Esta procedimiento se lo hace midiendo continuidad entre el colector y emisor del IGBT, si existe continuidad el IGBT's es inservible.

4.2 PRUEBAS DE FUNCIONAMIENTO DE CAMPO, IMPLEMENTACION DEL FILTRO.

4.2.1 Pruebas de funcionamiento del sistema sin filtro.

El sistema bifásico sin filtro que eliminen los armónicos existentes en la red o mejoren las características propias del sistema tiene una calidad de energía muy mala. Para las pruebas se visualizó las corrientes de las dos bases y se midió el THD existente, estas pruebas se realizaron conectando cargas no lineales. Entre las cargas no lineales que fueron empleadas están los focos ahorradores que hoy en día son de gran uso en residencias.

A la fase A o L1, se le conecto el foco ahorrador como se puede ver en la figura 4.3. La forma de la onda de L1 se distorsiona debido a que el foco ahorrador es tipo ino lineal e inyecta armónicos a la red. Y el THD de L1 es de 16,7 %, que esta fuera de la normativa de calidad.


Figura 4.3 Onda de corriente y THD de la fase A sin filtrar.

A la fase B o L2, se le conecto un sistema de rectificación de media onda y como se puede observar en la figura 4.4, la corriente solo tiene ciclos positivos y el THD es de 48.8%, siendo este valor demasiado elevado, para cualquier sistema.



Figura 4.4 Onda de corriente y THD de la fase *B* sin filtrar.

El THD del neutro con las cargas no lineales no conectadas es de 26.7%, como se observa en la figura 4.5

| | Harm | nónic | os | | •••• | 201 | <mark>3-09</mark> | -26, | 18:57 |
|----------------|---------------|-----------|-------------------|-----------------|------|------|-------------------|------|-------------|
| N | TH Ar K | ID 'ms | 26. 0.3 1.2 | 7 % 2 ^ 5 | | | | | |
| AN + rms | Γ | | | | | | | | ·· 100 % |
| | | | | | | | | | 50 |
| | 1 5 | 9 1 | 3 17 | 21 2 | 5 29 | 33 3 | 7 41 | 45 4 | 9 |

Figura 4.5 THD del neutro sin filtrar.

4.2.2 Pruebas de funcionamiento del sistema con filtro.



Figura 4.6 Sistema Bifásico con APF.

Cuando el filtro es conectado al sistema bifásico, como se muestra en la figura 4.6 es necesario verificar MPC está generando el sistema de referencia.

4.2.2.1- Verificación de la corriente de referencia.

El control predictivo, necesita que se obtenga una corriente de referencia para que la corriente de la fuente se pueda adaptar a esta. La corriente de referencia calculada en base a los parámetros de carga y valores medidos se puede observar en la figura 4.7, donde 4.7(a) es la fase A y 4.7(b) es la fase B. Este parámetro solo se podrá visualizar en la interfaz de labview debido a que el controlador genera esta referencia para que la forma de onda a corregir se pueda ajustar a misma.



(a)



Figura 4.7. (a) Corriente de referencia fase A (b) Corriente de referencia fase B

4.4.2.2.- Verificación de la conmutación de los IGBT's.

Una vez obtenido la corriente de referencia, el algoritmo minimizará la función de costo para poder conmutar los IGBT's en función a esta minimización. La figura 4.8 y 4.9 indican cómo se están conmutando los inversor que contiene los 4 IGBT's de la fase A y fase B, respectivamente. La figura 4.8(a) y 4.9(a) representa los pulsos del primer inversor y la figura 4.8(b) y 4.9(b) del segundo inversor. Cabe recalcalar que cada fase cuenta con dos inversores.



(a)



Figura 4.8 Pulsos de los inversores de la fase *A* (a) Pulsos del primer inversor (b) Pulsos del segundo inversor.



Figura 4.9 Pulsos de los inversores de la fase B (a) Pulsos del primer inversor (b) Pulsos del segundo inversor.

4.4.2.3.- Voltaje en los capacitores.

Si existe conmutación en los IBGT's, habrá transferencia de energía a los capacitores, cargándose o descargándose, dependiendo de la conmutación que proporcionará el algoritmo del MPC.

En la figura 4.10 y 4.11 se observa como está comportándose el capacitor para transferir la energía a la fase A y B, respectivamente.



Figura 4.10. Voltaje de transferencia de energía de los capacitores de la fase A.



Figura 4.11. Voltaje de transferencia de energía de los capacitores de la fase B.

4.4.2.4.- Corriente de inyección a la red.

Cuando exista la transferencia de energía, el algoritmo tratará de generar una corriente que va a ser inyectada a la corriente original del sistema compensando al sistema para obtener una corriente lo mas sinusoidal posible, y también para disminuir el THD, la corriente que se va a inyectar en el sistema se muestra en la figura 4.12 para la fase *A* y figura 4.13 para la fase B



Figura 4.12. Corriente de compensación para la fase A.



Figura 4.13. Corriente de compensación para la fase *B*.

La figura 4.14 muestra el comportamiento de las dos señales de compensación, tomando en cuenta que el sistema está desfasado 120°.



Figura 4.14 Señales de compensación del sistema.

4.4.2.5.- Corriente filtrada total.

La corriente corregida será la suma de la corriente que inyecta el APF mas la corriente del sistema, esta corriente es transferida a través del inductor de acoplamiento del sistema.

La corriente resultante de red tiene que ser en lo posible senoidal, para mejorar la características del sistema

En la figura 4.15 se muestra la corriente del sistema de la fase A ya corregida, se observa que ésta onda es senoidal y el THD de la fase disminuye al 3.9%.



Figura 4.15 Onda de corriente y THD de la fase A filtrada.

Lo mismo sucede con la fase B, figura 4.16., se observa que la corriente resultante se torna mas senoidal, por lo cual su THD también disminuye a 2.8%.

Estos parámetros de THD tanto de la fase A como de la fase B están dentro de las normas de calidad de energía.



Figura 4.16 Onda de corriente y THD de la fase *B* filtrada.

Al haber una corrección en las fases, provocó que los THD disminuyeran notablemente, lo mismo sucede con el neutro que disminuye su THD a 5.4 %, figura 4.17.



Figura 4.17 THD del neutro sin filtrado.

4.3 ANALISIS DE RESULTADOS.

La figura 4.18(a) representa las corrientes sin filtrar y la 4.18(b) las corrientes filtradas, como se observa a simple vista las corrientes filtradas son casi senoidales puras, además durante la reconstrucción de la onda de corriente se mantiene el

ángulo de desfase de 120°, como las corrientes sin filtrar, lo cual demuestra que el algoritmo está funcionando correctamente, mejorando las ondas y disminuyendo los THD, del sistema, mejorando la calidad de energía existente.



(b)

Figura 4.18 Formas de ondas de corriente (a) Sin Filtrar (b) Filtradas.

| Tabla 4.1 Resultados de mediciones de | THD, de pru | uebas con filtro | y sin filtro. |
|---------------------------------------|-------------|------------------|---------------|
|---------------------------------------|-------------|------------------|---------------|

| Corrientes. | THD (sin filtro) | THD (con filtro) |
|-------------|------------------|------------------|
| Fase A | 16.7% | 3.9% |
| Fase B | 48.8% | 2.8% |
| Neutro | 26.7% | 5.4% |

4.4 EVALUACION DEL PROYECTO.

4.4.1 Análisis técnico.

Al ser un sistema de potencia, es necesario realizar un analisis de cuanta energía maneja el sistema, para esto se procede a hacer el cálculo de la potencia que puede soportar este sistema en condiciones extremas.

$$E_c = \frac{1}{2}V^2 * C \tag{4.1}$$

$$E_c = P * t \tag{4.2}$$

 $E_c = \frac{1}{2} 220V^2 * 2200\mu F \tag{4.3}$

$$E_c = 53.24J \tag{4.4}$$

$$P_{EXTREMA} = \frac{E_C}{t} \tag{4.5}$$

$$P_{EXTREMA} = \frac{53.24}{0.0088} \tag{4.6}$$

 $P_{EXTREMA} = 5.995KW \tag{4.7}$

La ecuación 4.7 indica la potencia que maneja cada capacitor. La potencia total del sistema sería la potencia extrema de cada capacitor por 4, dado el número de capacitores que contiene el filtro en su totalidad.

$$P_{sistema} = P_{EXTREMA} * 4 \tag{4.8}$$

$$P_{sistema} = 23.981 KW \tag{4.9}$$

Como se puede observar la potencia del sistema es de 23.981 KW, ademas es impresindible calcular la corriente que circula por cada fase del filtro.

$$I = \frac{P}{V} \tag{4.10}$$

$$I = \frac{5.995kw*2}{120} \tag{4.11}$$

$$I = 100A$$
 (4.12)

La corriente en condiciones extremas que circularía por cada fase sería de 100A, esto nos indica que los elementos utilizados son los adecuados para soportar dichas potencias, obteniendo así un sistema óptimo.

4.4.2 Análisis económico.

Este análisis hace referencia al costo del desarrollo del producto frente al beneficio de su comercialización. Para lo cual se ha calculado el precio total de la elaboración del filtro, incluyendo materiales y mano de obra, rubro que asciende a 8377.58 Dólares, como se puede ver en el Anexo 1.

Por otro lado, se propone una estimación de venta de la propiedad intelectual del producto, a empresas estatales, con un valor de patente de 100.000 dólares, valorando el conocimiento adquirido y transferido, recuperando el valor económico invertido en la realización del producto.

Cabe recalcar que el usuario residencial final, propiamente, no se beneficiará económicamente del producto, si no las empresas distribuidoras del servicio eléctrico, debido a que en zonas residenciales solo se paga el valor de la potencia real consumida. Lo contrario sucede en las industrias en la que el usuario si se ve beneficiando debido a que, normalmente debe pagar el valor de la potencia real (P) mas la potencia reactiva(Q) y la distorsión de la red(D), que es el valor de la potencia aparente (S), como se lo indica en la ecuación 4.13

$$S = \sqrt{P^2 + Q^2 + D^2} \tag{4.13}$$

El filtro trata de eliminar la potencia reactiva como la distorsión existente en la red, intenta conseguir que la potencia aparente sea igual a la potencia real, que seria lo ideal, para que el factor de potencia(FP) sea lo mas cercano a 1, debido a que si no se cumple esta condición se debe pagar multas económicas.

$$FP = \frac{P}{S} \tag{4.14}$$

CONCLUSIONES

Al finalizar la presente trabajo, es posible concluir, que la implementación de sistemas APF sobre sistemas bifásicos con la inclusión del conductor del neutro, mejora en un gran porcentaje la calidad de energía, debido a la eliminación de armónicos presentes en la red eléctrica y a la corrección que se provoca en las formas de onda de corriente y voltaje, además se puede garantizar que los sistemas vistos desde la alimentación posean factores de potencia cercanos a uno.

Con el producto final del presente proyecto, se cumplen en su totalidad los objetivos planteados al iniciar el trabajo, puesto que al aplicar el filtro en pruebas físicas reales, disminuye notablemente el porcentaje de distorsión total de armónicos, como por ejemplo al aplicar cargas no lineales comunes, como lo son hoy en día los llamados focos ahorradores, el THD de corriente disminuye del 48.8% al 2.8%, siendo este cambio apreciable en cuanto a calidad de energía se trata. En cuanto a la forma de onda de la corriente y voltaje, estas se tornan más senoidales, como se puede apreciar en las gráficas del capítulo 4 de pruebas.

Estos resultados, sin duda, se deben a la aplicación de un control predictivo y adaptativo para el control del filtro, puesto que con este algoritmo se logra prever el comportamiento de la corriente en base a las muestras pasadas, logrando que la activación de los inversores del filtro se dé antes que las distorsiones afecten a los sistemas de potencia. Por lo que se puede concluir que la eficiencia del filtro depende en gran parte del control, ya que por ejemplo con las pruebas realizadas se observa que el sistema se estabiliza a los tres ciclos.

La tecnología aplicada al desarrollo del presente sistema de filtrado, es una tecnología asequible, que puede dar solución al problema creciente de la contaminación armónica del sector eléctrico residencial.

RECOMENDACIONES.

Luego de ver los resultados que tiene el trabajo desarrollado se recomienda continuar con investigaciones que tengan como finalidad la solución de problemas reales y cotidianos, así como de prever soluciones a los cambios que se presentan en nuestro entorno.

Manteniendo el concepto del algoritmo implementado, se recomienda buscar dispositivos que optimicen el control del presente filtro, disminuyendo el costo del controlador actual sin afectar su funcionamiento y efectividad.

Entre otras recomendaciones, que se pueden mencionar, se sugiere la realización de estudios en base al producto culminado, entre los cuales están:

- Disminución del tiempo de respuesta y estabilización del sistema.
- Estudio de los sistemas de protección.
- Estudio de la relación i²t, de los semiconductores, con respecto a los termomagnéticos y fusibles.
- Estudios de marketing, para la comercialización del filtro.

REFERENCIAS BIBLIOGRÁFICAS.

[1] "GIEN, KAI, CALIDAD DE LA ENERGIA ELECTRICA" Revisado el 25 de marzo del 2013. Disponible en:

http://www.si3ea.gov.co/Portals/0/Gie/Docs/calidad.pdf

[2] "Fundamentos de la energía eléctrica" Revisado el 25 de marzo del 2013.Disponible en:

http://dspace.ups.edu.ec/bitstream/123456789/75/7/Capitulo1.pdf

[3] "Calidad del suministro de la energía eléctrica" Revisado el 26 de marzo del 2013. Disponible en:

http://empresas.micodensa.com/BancoMedios/Documentos%20PDF/calidadde%20energ%C3%ADa-24-11-2011.pdf

[3] "Los armónicos y calidad de la energía eléctrica" Revisado el 26 de marzo del 2013. Disponible en:

http://www.rtrenergia.es/rtr/ficheros/armonicos_2012.pdf

[4] "Análisis de armónicos y factor de potencia" Revisado el 27 de marzo del 2013.Disponible en:

http://dspace.ups.edu.ec/bitstream/123456789/1875/4/03%20Analisis%20de%20arm onicos%20y%20fp.pdf

[5] "Rodriguez Jose, Cortes Patricio. PREDICTIVE CONTROL of Power Converters and Electrical Drives" Revisado el 10 de septiembre del 2013.

[6] "Camacho Eduardo, Bordons Carlos. MODEL PREDICTIVE CONTROL" Revisado el 12 de septiembre del 2013.

[7] "Verne Santiago. CONTROL PREDICTIVO DEL CONVERTIDOR MULTINIVEL CON ENCLAVAMIENTO POR DIODOS Y SUS APLICACIONES EN MEDIA TENSIÓN. Ph.D. Thesis, Revisado el 10 de agosto del 2013. Disponible en: http://sedici.unlp.edu.ar/bitstream/handle/10915/1461/Documento_completo.pdf?seq uence=1

[8] "Lumbreras Manuel. FILTROS ACTIVOS DE POTENCIA PARA LA COMPENSACIÓN INSTANTÁNEA DE ARMÓNICOS Y ENERGÍA REACTIVA Ph.D. Thesis" Revisado el 11 de agosto del 2013. Disponible en:

http://www.euetib1.upc.es/ie3p/web_docs/docs/ROM10b.pdf

[9] "Peréz Juan. MODELOS PREDICTIVOS BASADOS EN REDES NEURONALES EN TIEMPO DISCRETO. Ph.D. Thesis." Revisado el 11 de agosto del 2013. Disponible en:

http://www.dlsi.ua.es/~japerez/pub/pdf/tesi2002.pdf

[10] "CONELEC, REGULACION No. CONELEC – 004/01". Revisado el 11 de marzo del 2013. Disponible en:

www.conelec.gob.ec/normativa/CalidadDeServicio.doc

[11] "COBAS PEREIRA MANUEL F, LA CALIDAD DEL SUMINISTRODE LA ENERGÍA ELÉCTRICA", Fac. Ing. Elect. ISPJAE. Revisado el 11 de marzo del 2013. Disponible en:

http://www.cec.cubaindustria.cu/contenido/jornada%20VI/2_6.pdf

[11] "DUBERNEY MURILLO YARCE, Compensación de Armónicos con un Filtro Activo de Potencia", Revisado el 12 de marzo del 2013. Disponible en:

http://repositorio.utp.edu.co/dspace/bitstream/11059/1473/1/62138223M977.pdf

[13] "LOPEZ SANTOS OSWALDO, Filtro Activo Paralelo para Compensación de Factor de Potencia y Distorsión Armónica en Aplicaciones Industriales". Revisado el 24 de abril del 2013. Disponible en:

http://www.bdigital.unal.edu.co/2636/1/280222.2010.pdf

[14] "HANZELKA ZBIGNIEW & BIEN ANDRZEJ, Armónicos AGH." Revisado el 24 de julio del 2013. Disponible en:

http://www.leonardo-energy.org/espanol/lee-guia_calidad/Guia%20Calidad%205-1-4%20Perturbaciones%20de%20Tension%20-%20Parpadeo.pdf

[15] "Pigazo Alberto, Método de control de filtros activos de potencia paralelo tolerante a perturbaciones de la tensión de red- Capitulo 3 " Revisado el 13 de junio del 2013. Disponible en:

http://www.tdx.cat/bitstream/handle/10803/10632/3de8.APLcap3.pdf?sequence=4

[16] "Ramírez Jorge, Bedoya Andrés. DISEÑO Y SIMULACION DE UN SISTEMA DE FILTRO ACTIVO HIBRIDO PARA LA SUPRESION DE ARMONICOS EN UN SISTEMA DE CONVERSION AC/DC" Revisado el 13 de junio del 2013. Disponible en:

http://repositorio.utp.edu.co/dspace/bitstream/11059/1705/1/62138223R173.pdf

[17] "Cortés Leobardo. FILTROS ACTIVOS DE CORRIENTE MONOFÁSICOS EMPLEANDO CONVERTIDORES REGULADOS EN CORRIENTE Y CONTROL EN EL DOMINIO DEL TEMPO." Revisado el 14 de junio del 2013. Disponible en:

http://www.cenidet.edu.mx/subaca/web-elec/tesis_mc/78MC_lcb.pdf

[18] "Insulated Gate Bipolar Transistor (IGBT) Basics" Revisado el 3 de julio del 2013. Disponible en:

http://www.ixys.com/Documents/AppNotes/IXYS_IGBT_Basic_I.pdf

[19] "Transistor_IGBT" Revisado el 13 de junio del 2013. Disponible en:

http://www.ecured.cu/index.php/Transistor_IGBT

[20] "TRANSISTOR BIPOLAR DE PUERTA AISLADA (IGBT)" Revisado el 13 de junio del 2013. Disponible en:

http://www.gte.us.es/~leopoldo/Store/tsp_6.pdf

[21] "MITSUBISHI IGBT MODULES CM75DU-24F" Revisado el 1 de agosto del 2013.Disponible:

en:http://www.symmetron.ru/suppliers/mitsubishi/pwm_data/00000190.pdf

[22] "CM75DU-24F - Transistor: IGBT; 1.2kV; 75A" Revisado el 1 de agosto del 2013. Disponible:

http://www.tme.eu/en/details/cm75du-24f/igbt-modules/#

[23] "USER GUIDE NI sbRIO-961x/963x/964x and NI sbRIO-9612XT/9632XT/9642XT" Revisado el 29 de agosto del 2013. Disponible:

http://www.ni.com/pdf/manuals/375052c.pdf

[24] "Advantages of Using LabVIEW in Academic Research" Revisado el 29 de agosto del 2013. Disponible en:

http://www.ni.com/white-paper/8534/en/

[25] "Software de Desarrollo de Sistemas NI LabVIEW" Revisado el 29 de agosto del 2013. Disponible en:

http://www.ni.com/labview/esa/

ANEXO 1.

COSTO DEL PRODUCTO

| EI EMENTO | CANTIDAD | PRECIO | PRECIO | |
|------------------------------|----------|--------------------|------------|--|
| ELEMENIO | CANTIDAD | UNITARIO \$ | TOTAL (\$) | |
| IGBT CM75DU-24F | 8 | 95 | 760 | |
| CONDENSADORES 2200uf/400v | 4 | 65 | 260 | |
| INDUCTANCIAS 50 Mh | 2 | 100 | 200 | |
| PLATINA DE COBRE (m) | 2 | 10 | 20 | |
| DISIPADORES DE CALOR | 8 | 35 | 280 | |
| DRIVERS | 8 | 40 | 320 | |
| PLATINAS DE ACERO (m) | 2 | 4,5 | 9 | |
| TERMINALES TIPO U | 16 | 0,17 | 2,72 | |
| TERMINALES CERRADOS | 32 | 0,22 | 7,04 | |
| CABLE 18 AWG (m) | 10 | 0,4 | 4 | |
| CABLE 20 AWG (m) | 10 | 0,35 | 3,5 | |
| PERNOS DE 1/2 PULGADA | 32 | 0,06 | 1,92 | |
| ESTAÑO (m) | 3 | 1 | 3 | |
| BRIDAS DE PLASTICO | 32 | 0,2 | 6,4 | |
| SBRIO | 1 | 4000 | 4000 | |
| MANO DE OBRA | 2 | 1000 | 2000 | |
| EXTRAS | VARIOS | 500 | 100 | |
| r | 8377,58 | | | |

ANEXO 2.

DIAGRAMA DE FLUJO DEL ALGORITMO DE CONTROL DEL APF.



ANEXO 3

CODIGO DE ALGORITMO DE CONTROL EN SIMULINK (MATLAB).

function [SA1,SA2,SB1,SB2,iref1,iref2]=control(VAN,VBN,IA,IB,Irms1,Irms2,Vrms1,Vrms 2)

R=0.01; L=0.02; Ts=1/50000;

%Corriente de referencia 1 k1=Irms1/Vrms1;

%Corriente de referencia 2 iref2=VBN*k2;

$$\begin{split} &IAA1=((Ts/L)*(170-VAN))+((1-(R*Ts/L))*(IA));\\ &IAA2=((Ts/L)*(85-VAN))+((1-(R*Ts/L))*(IA));\\ &IAA3=((Ts/L)*(0-VAN))+((1-(R*Ts/L))*(IA));\\ &IAA4=((Ts/L)*(-85-VAN))+((1-(R*Ts/L))*(IA));\\ &IAA5=((Ts/L)*(-170-VAN))+((1-(R*Ts/L))*(IA)); \end{split}$$

$$\begin{split} IBB1=&((Ts/L)*(170\text{-}VBN))+((1-(R*Ts/L))*(IB));\\ IBB2=&((Ts/L)*(85\text{-}VBN))+((1-(R*Ts/L))*(IB));\\ IBB3=&((Ts/L)*(0\text{-}VBN))+((1-(R*Ts/L))*(IB));\\ IBB4=&((Ts/L)*(-85\text{-}VBN))+((1-(R*Ts/L))*(IB));\\ IBB5=&((Ts/L)*(-170\text{-}VBN))+((1-(R*Ts/L))*(IB)); \end{split}$$

 $GIA1=((iref1-IAA1)/Irms1)^{2};$ $GIA2=((iref1-IAA2)/Irms1)^{2};$ $GIA3=((iref1-IAA3)/Irms1)^{2};$ $GIA4=((iref1-IAA4)/Irms1)^{2};$ $GIA5=((iref1-IAA5)/Irms1)^{2};$

GIB1= ((iref2-IBB1)/Irms2)^2; GIB2= ((iref2-IBB2)/Irms2)^2; GIB3= ((iref2-IBB3)/Irms2)^2; GIB4= ((iref2-IBB4)/Irms2)^2; GIB5= ((iref2-IBB5)/Irms2)^2;

a=[GIA1 GIA2 GIA3 GIA4 GIA5]; b=[GIB1 GIB2 GIB3 GIB4 GIB5];

x=max(a); y=min(b);

```
if x = a(5)
  SA1=[1,0,0,1];
  SA2=[1,0,0,1];
elseif x = a(4)
  SA1=[1,0,0,1];
  SA2=[1,0,1,0];
elseif x = a(3)
 SA1=[1,0,1,0]
 SA2=[1,0,1,0]
elseif x == a(2)
  SA1=[0,1,1,0];
  SA2=[1,0,1,0];
else
  SA1=[0,1,1,0];
  SA2=[0,1,1,0];
end
% ACTIVACION DE IGBT'S INVERSOR MULTINIVEL 2
if y == b(5)
  SB1=[1,0,0,1];
  SB2=[1,0,0,1];
elseif y == b(4)
 SB1=[1,0,0,1];
 SB2=[1,0,1,0];
elseif y==b(3)
    SB1=[0,1,1,0];
  SB2=[1,0,1,0];
elseif y == b(2)
    SB1=[0,1,1,0];
  SB2=[1,0,1,0];
else
  SB1=[0,1,1,0];
  SB2=[0,1,1,0];
end
end
```

ANEXO 4.

PROGRAMACION LABVIEW.



Figura. A1 VI de FPGA de sbRIO

ANEXO 4. (CONTINUACIÓN)



Figura. A2 VI de Procesador REAL-TIME de sbRIO.

ANEXO 5.

RESULTADOS DE PRUEBAS DE LABORATORIO.



Figura A3. Datos de comportamiento de corriente de pruebas realizadas.







(b)

Figura A4. VCD de, a) filtro L1. b) filtro L2



Figura A5. Corriente de Compensación.