UNIVERSIDAD POLITÉCNICA SALESIANA ECUADOR

POSGRADOS

MAESTRÍA EN

ELECTRICIDAD

RPC-SO-30-No.508-2019

OPCIÓN DE TITULACIÓN:

ARTÍCULO PROFESIONAL DE ALTO NIVEL

TEMA:

CONTROL DE UN TRANSFORMADOR DE ESTADO SÓLIDO APLICADO A SISTEMAS DE DISTRIBUCIÓN DE ENERGÍA BASADO EN MICRORREDES

AUTOR:

EDWIN FERNANDO ALEGRÍA MACÍAS

DIRECTOR:

FRANKLIN ILLICH KUONQUI GAINZA

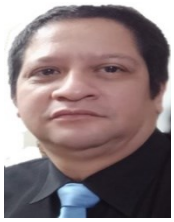
GUAYAQUIL - ECUADOR
2021

COHORTE
2019 - 2020

Autores:

Edwin Fernando Alegría Macías
Ingeniero en Electricidad especialización Potencia
ealegria@est.ups.edu.ec

Director:



Franklin Illich Kuonquí Gainza
Ingeniero en Electrónica y Telecomunicaciones
Magister en Automatización y Control Industrial
fkuonqui@ups.edu.ec

Todos los derechos reservados.

Queda prohibida, salvo excepción prevista en la Ley, cualquier forma de reproducción, distribución, comunicación pública y transformación de esta obra para fines comerciales, sin contar con autorización de los titulares de propiedad intelectual. La infracción de los derechos mencionados puede ser constitutiva de delito contra la propiedad intelectual. Se permite la libre difusión de este texto con fines académicos investigativos por cualquier medio, con la debida notificación a los autores.

DERECHOS RESERVADOS
©2021 Universidad Politécnica Salesiana.
GUAYAQUIL – ECUADOR – SUDAMÉRICA
EDWIN FERNANDO ALEGRÍA MACÍAS
FRANKLIN ILLICH KUONQUÍ GAINZA

CONTROL DE UN TRANSFORMADOR DE ESTADO SÓLIDO APLICADO A SISTEMAS DE DISTRIBUCIÓN DE ENERGÍA BASADO EN MICRORREDES.

Control de un transformador de estado sólido aplicado a sistemas de distribución de energía basado en microrredes

Edwin Alegría, Franklin Kuonquí
Facultad de Ingeniería en Electricidad y Computación, Universidad Politécnica Salesiana (UPS),
Guayaquil 09-01-5863, Ecuador, Email: ealegria@est.ups.edu.ec, fkuonqui@ups.edu.ec

***Resumen*—En los últimos años, los sistemas eléctricos han cambiado de generación de energía centralizada a distribuida debido a la creciente demanda de aplicaciones de fuentes de energía renovable. El transformador de estado sólido (SST) ha sido considerado como una de las tecnologías emergentes más importantes para los sistemas de generación distribuida, y para las aplicaciones de redes inteligentes. El SST es capaz de reemplazar el transformador clásico MV/LV permitiendo mejorar la calidad energética de la red. Además, el SST se caracteriza por un menor peso/volumen y proporciona una fácil integración de sub-redes de CA y CC (microrredes). Por lo tanto, este trabajo presenta el control de un SST para integrar el lado de MV con el de LV de un sistema de distribución e integrarlo con una microrred CC. Además, se realizó el análisis de simulación integral de la red de MV, en el que se consideraron diferentes funcionalidades del SST.**

***Palabras Claves*—Convertidores de potencia, SST, Micorredes, convertidores modulares, sistema de distribución, PLL, PCC.**

I. Introducción

Recientemente, con más y más aplicaciones de fuentes de energía renovable de CC, cargas de CC y almacenamiento de energía de CC entrando en la vida normal, las microrredes de CC han recibido más atención [1]–[3]. En comparación con la microrred de CA, la microrred de CC tiene sus propias ventajas: 1) un sistema híbrido más fácil de construir con diferentes fuentes de alimentación de energía a la microrred, y el sistema se puede ampliar gradualmente a medida que aumentan las necesidades; 2) mayor eficiencia debido a la eliminación de múltiples etapas de conversión de energía y la reducción de los requisitos de filtrado; 3) mayor facilidad de integrar las fuentes renovables, especialmente para algunas fuentes de CC como fotovoltaica, celda de combustible, batería, supercondensador, etc. 4) mejor para alimentar las cargas de CC de los hogares del futuro, como vehículos eléctricos (EV), lámparas LED y proyectores [4]–[7]. Sin embargo, la microrred de CC también enfrenta algunos desafíos: 1) cómo suministrar energía sostenible y confiable a la carga o al servicio público; 2) cómo controlar de forma inteligente cada módulo del sistema; 3) cómo maximizar la utilización de las fuentes renovables y dispositivos de almacenamiento de energía en función de sus diferentes características; 4) cómo integrar la microrred de CC en la red de distribución de CA convencional [4], [8], [9].

En este contexto, debido al crecimiento de las fuentes de energías renovables (RES, por sus siglas en inglés) e integración con la red convencional, en las últimas décadas se introdujo el concepto de red inteligente. La red inteligente requiere recursos para la gestión y transmisión del flujo de potencia que no están disponibles en la red eléctrica de distribución convencional. Por lo tanto, existe la necesidad de equipos y sistemas inteligentes capaces de operar con redes inteligentes, que serán responsables de procesar, monitorear y controlar las fuentes de generación distribuidas con alta eficiencia. En este escenario, el transformador de estado sólido (SST, por sus siglas en inglés) aparece como el procesador de energía principal [10].

Los sistemas modernos de distribución de energía incluyen fuentes de generación distribuidas adicionales, como plantas de energía fotovoltaica, turbinas eólicas, almacenamiento de energía, etc., lo cuales se encuentran conectados a los nodos de la red mediante convertidores de electrónica de potencia [11]. Por lo tanto, el sistema clásico de distribución de energía se cambia cada vez más a sistemas de generación distribuida (DGS, por sus siglas en inglés).

La parte importante del sistema de distribución y DGS es el transformador, el cual proporciona el aislamiento galvánico entre redes de lados de media tensión (MV, por sus siglas en inglés) y baja tensión (LV, por sus siglas en inglés), así como la relación de tensión exigida para interconectar dos redes diferentes. El transformador clásico (TC) se caracteriza por su gran tamaño y peso, su tecnologia es conocida, confiable, eficiente y el mismo puede operar en sobrecarga durante cierto tiempo sin problemas.

Sin embargo, en el caso de muchas RES y/o cargas no lineales conectadas en el DGS, el TC necesita dispositivos electrónicos de potencia adicionales o filtros pasivos para mejorar la potencia entregada [11]. Así, el concepto de transformador de estado sólido es cada vez más atractivo y gracias a los semiconductores rápidos y eficientes es posible utilizarlo en lugar del TC en el DGS.

El SST permite la integración de microrredes debido a su estructura interna y control de flujo bidireccional. Por este motivo, las microrredes están siendo integradas a los sistemas modernos de transmisión de energía.

Desde la perspectiva de la generación de energía, la microrred de CC tiene una ventaja sobre la microrred de CA, ya que menos etapas de conversión lo que resulta en una mayor eficiencia. No obstante, las dos microrredes tienen demasiadas

etapas de conversión de energía separadas, por lo que puede ser difícil administrar la energía de las redes de CA y CC de manera coordinada. Además, el transformador convencional hace que todo el sistema de energía sea voluminoso e incontrolable hasta cierto punto, lo que genera problemas adicionales de calidad de energía en los sistemas modernos de distribución de energía [11].

Para abordar los desafíos discutidos anteriormente, en este documento se presenta un sistema típico de microrred de CC interconectado a la red de distribución mediante un SST. Entre todas las diferentes configuraciones del SST, la arquitectura de tres etapas de conversión es la que adopta el presente trabajo. Esta configuración es la más popular debido a su capacidad para proporcionar corrección del factor de potencia, compensación de potencia reactiva y un enlace CC adicional [10]. El enlace CC permite integrar cargas CC, generación distribuida, es decir, permite integrar una microrred de CC de forma más eficiente. Además, que permite que la microrred pueda funcionar de manera aislada o interconectada a la red convencional.

Desde el punto de vista del flujo de energía, el SST funciona como un convertidor de tres puertos con intercambios de energía entre el sistema de distribución, la red residencial de CA y la red de CC. En comparación con la microrred tradicional de CA y CC, la microrred con interfaz SST propuesta elimina el transformador de baja frecuencia, por lo que tiene un tamaño más compacto. Además, las funciones de supervisión y administración de energía pueden integrarse en el SST. En este contexto, uno de los principales desafíos es controlar de manera coordinada cada etapa de conversión, además de controlar el flujo de potencia de la red convencional y la microrred. Otro desafío, es garantizar la estabilidad de los convertidores de potencia, debido a la interacción entre ellos y variaciones de cargas [1], [2], las etapas de conversión pueden volverse inestables, por lo tanto, los convertidores locales deben estar bien sintonizados. Por lo tanto, este trabajo propone el uso de controladores no lineales para garantizar el correcto funcionamiento de las etapas de conversión. Además, propone un control de flujo de potencia para manejar el flujo bidireccional con el fin de garantizar el balanceo de potencia de la microrred CC con la red convencional CA.

El artículo está organizado de la siguiente manera. La Sección II detalla una breve descripción de las arquitecturas y principales características de un SST, además se presenta la arquitectura adoptada en este trabajo. El modelado y control del SST se presenta en la Sección III. La Sección IV presenta la integración del SST con una microrred CC. La Sección V muestra los resultados de simulación del SST. Finalmente, la Sección VI presenta las principales conclusiones.

II. Descripción General del SST

A. Revisión general de Arquitectura del SST

El SST puede conectar diferentes tipos de fuentes de energía, integrar el control y la inteligencia de la red de distribución, controlar el flujo de energía entre los lados de MV y LV, proporcionando aislamiento galvánico a medias o altas frecuencias, corrección de factor de potencia y regulación del voltaje del lado de LV. Los primeros prototipos de SST diseñados por empresas, tales como: Siemens, Bombardier, Alstom y ABB, fueron para aplicaciones de sistemas de tracción eléctrica. Las ventajas de la reducción de peso y volumen proporcionadas por los SST son muy atractivas en este entorno. Los prototipos desarrollados para aplicaciones en sistemas de distribución (UNIFLEX [12], GE [13], ETHz [14], FREEDM [15] y EPRI [16]) son recientes. Es un consenso para algunos autores que la aplicación de SSTs en los sistemas de distribución sigue siendo un gran desafío [10], [17]. El SST se ha categorizado en diferentes topologías de acuerdo con la existencia o posición del enlace CC en su estructura [10] como se presenta en la Fig. 1.

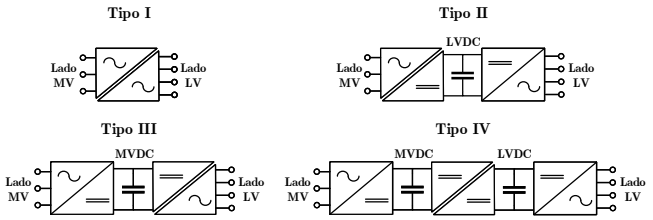


Fig. 1. Arquitecturas para el transformador de estado sólido.
Fuente: Elaborada por el autor (2021)

1) Tipo I: El tipo I no usa el enlace CC y, típicamente, se utilizan convertidores de tipo matriz y/o ciclo-convertidores. Este tipo de estructura tiene la desventaja de usar una gran cantidad de semiconductores, ya que se requieren interruptores bidireccionales.

2) Tipo II: El segundo tipo (Tipo II) está formado por dos etapas de conversión y se utiliza un enlace CC de bajo voltaje (LVDC, por sus siglas en inglés). La primera etapa de conversión realiza el aislamiento y la rectificación de entrada, mientras que la segunda etapa vuelve a ondular el voltaje del enlace CC. La presencia del enlace CC tiene algunas ventajas, es decir, permite el control de la frecuencia de salida y la corrección del factor de potencia a la entrada del SST, siempre y cuando el voltaje de operación sea bajo. Sin embargo, el volumen de los componentes que conforman el enlace CC es relativamente alto con respecto al volumen total del convertidor. Además, cuando se usan condensadores electrolíticos, la vida útil del convertidor puede verse reducida/afectada.

3) Tipo III: El Tipo III es similar al Tipo II, la diferencia principal es la posición del enlace CC, en donde el Tipo III lo usa en el lado de media tensión (MVDC, por sus siglas en inglés). Este cambio de posición permite el control de la potencia reactiva de entrada del SST, sin importar el nivel de voltaje.

4) Tipo IV: el Tipo IV usa enlaces CC de alto y bajo voltaje, lo que significa que se usan tres etapas de conversión. El empleo de tres etapas permite varias combinaciones de las topologías antes mencionadas [18].

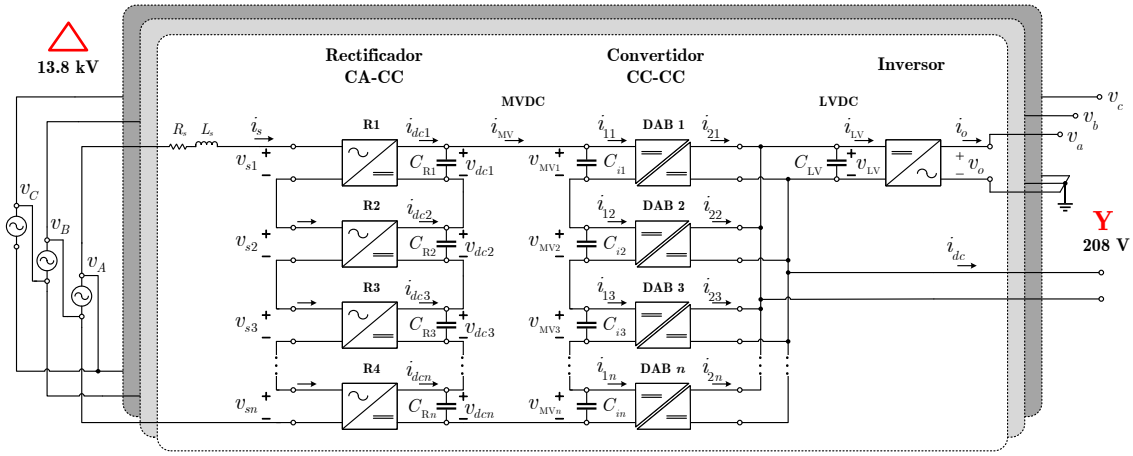


Fig. 2. Arquitectura adoptada para el SST. Una fase es compuesta por 12 módulos de rectificadores y DAB. La potencia procesada por cada módulo es 1.67 kW, la cuál resulta en 20 kW por fase. La topología finaliza con una inversor con una potencia nominal de 60 kW.

Fuente: Elaborada por el autor (2021)

B. Arquitectura adoptada para el SST

Dado que los niveles de voltaje máximo de los interruptores de alta frecuencia disponibles en el mercado son más bajos que los requisitos para aplicaciones en MV para SSTs y los interruptores de banda ancha de alto voltaje (HV) (en el orden de decenas de kV) se encuentran en experimentación [13], [19], existe la necesidad de combinar convertidores para la reducción del nivel de voltaje en los semiconductores. Por lo tanto, las etapas de MV descritas para diferentes tipos de arquitecturas SST (Fig. 1) pueden componerse por la asociación de varios módulos. La disposición de los módulos de entrada-serie salida-paralelo (ISOP, por sus siglas en inglés) es la solución más común utilizada para reducir la tensión en los semiconductores en convertidores de electrónica de potencia [12].

En función de lo antes expuesto, este trabajo propone un SST trifásico tipo IV con una potencial nominal de 60 kVA (20 kVA por fase), ilustrada como diagrama de bloques en la Fig. 2, para una red de distribución de 13.8 kV/120-208 V (voltajes línea a línea). En la primera etapa, se adopta un rectificador multinivel en cascada. Esto permite el diseño modular de la etapa de potencia, por lo tanto, el sistema puede aumentar fácilmente los niveles de voltaje y potencia nominal [20], [21]. Nótese que doce módulos del rectificador conforman la topología multinivel en cascada para hacer frente al nivel de voltage de MV de la red eléctrica. El convertidor de puente activo doble (DAB, por sus siglas en inglés) tiene características que incluyen un bajo número de componentes, alta densidad de potencia y alta eficiencia, y por lo tanto se utiliza en la etapa CC-CC [22]. El conversor DAB se encuentra en configuración ISOP, donde sus entradas se encuentran conectadas en serie mientras que sus salidas se conectan en paralelo. Los puertos de entrada y salida de la configuracion ISOP del DAB dan lugar al bus de MV y LV, respectivamente, para aplicaciones de microrredes CC. Finalmente, en la última etapa se implementa un inversor para generar el puerto de salida LV CA del SST para interactuar con la red CA residencial [23]. El esquema electrónico de cada módulo usado en el SST se describirá en la siguiente Sección.

III. Modelado y Control del SST

La topología del SST se presenta en la Fig. 2. Se puede consultar en detalle las funciones del SST en [10]. Sobre la base de la topología modular de tres etapas, se debe desarrollar un controlador adecuado para asegurar que: 1) se garantice la distribución de voltaje entre los enlaces de CC de alto voltaje en la etapa del rectificador; 2) el flujo de energía a través de cada convertidor DAB en la etapa CC/CC sea el mismo. Por lo tanto, debido al diseño modular de la topología SST presentada, el balanceo voltaje y la corriente deben garantizarse para el rectificador y la etapa CC/CC, respectivamente.

A. Rectificador Multinivel en Cascada

En la Fig. 3 se presenta el circuito del j-ésimo módulo del rectificador y en la Fig. 2 se puede apreciar la configuración de un rectificador multinivel en cascada monofásico con n puentes H, donde $n = 12$. v_A es el voltaje en el punto de acoplamiento (PCC, por sus siglas en inglés), L_s es el inductor de acoplamiento, R_s representa la resistencia equivalente del inductor, el cable y las pérdidas de conmutación de los semiconductores, mientras que $C_{\mathrm{R}j}$ es el capacitor de la salida CC de cada rectificador, donde $j = 1, 2, \cdots, n$. n puentes H se conectan en serie para sintetizar una forma de onda de $(2n+1)$ niveles, que es v_A a partir de N voltajes de CC aislados que se indican como $v_{dc1}; v_{dc2}; \cdots v_{dcn}$. T_{ajk} ($j = 1, \cdots, n$, $k = 1, \cdots, 4$) denota los interruptores en el rectificador (véase Fig. 3).

Para descoplar el sistema monofásico, se realiza la transformación $d - q$ monofásica, por lo cuál se deben hipotetizar N puentes H imaginarios, con un retraso de 90° de los N puentes H originales [24].

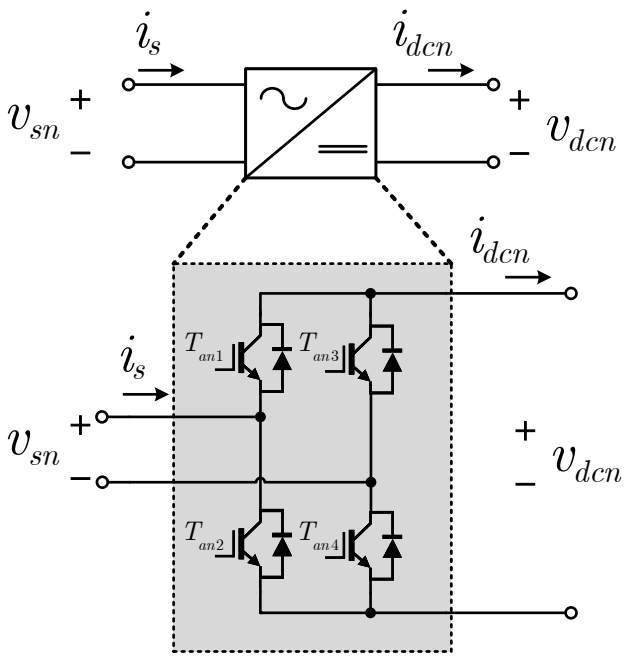


Fig. 3. Circuito del j-ésimo módulo de un Rectificador.
Fuente: Elaborada por el autor (2021)

Los puentes H hipotéticos se ilustran mediante la línea punteada (color rojo) en la Fig. 4. Las corrientes del inductor en los puentes H en cascada reales e hipotéticos se representan como i_s e i_m, mientras que el voltaje del PCC para el convertidor hipotético es v_m. T_{mjk} ($j = 1, \cdots, n$, $k = 1, \cdots, 4$) denota los interruptores en el convertidor hipotético. La relación entre los valores de CA en el sistema original y el sistema hipotético, v_s y v_m, se muestra en la Fig. 5. v_m, que se muestra con la línea de puntos, se retrasa 90° con v_s, que se representa con la línea sólida. La teoría detallada de la transformación $d-q$ monofásica se puede encontrar en [24].

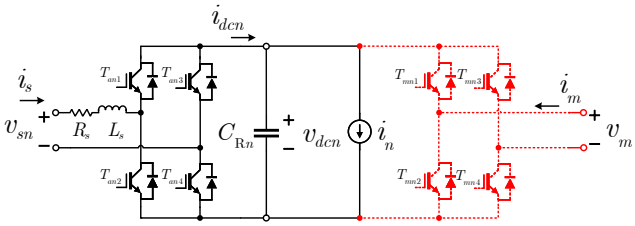


Fig. 4. Circuito del j-ésimo módulo de un Rectificador con fase hipotética.
Fuente: Elaborada por el autor (2021)

Se definen las funciones de conmutación de las fases real e hipotética en un convertidor en cascada como:

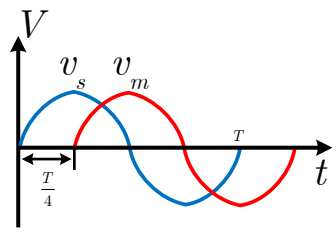


Fig. 5. Relación entre valores en circuitos reales e hipotéticos.
Fuente: Elaborada por el autor (2021)

$$S_{ai} = \begin{cases} -1, \ T_{ai2}, \ T_{ai3} \text{ ON} \\ 0, \ T_{ai1}, \ T_{ai3} \text{ ON; o } T_{ai2}, \ T_{ai4} \text{ ON} \\ 1, \ T_{ai1}, \ T_{ai4} \text{ ON} \end{cases}$$

$$S_{mi} = \begin{cases} -1, \ T_{mi2}, \ T_{mi3} \text{ ON} \\ 0, \ T_{mi1}, \ T_{mi3} \text{ ON; o } T_{mi2}, \ T_{mi4} \text{ ON} \\ 1, \ T_{mi1}, \ T_{mi4} \text{ ON} \end{cases}$$

Se toma a S_{ai} como ejemplo ilustrativo. Si conducen los conmutadores T_{ai2} y T_{ai1}, la función de conmutación S_{ai} es igual a -1 y v_{sj} es igual a $-v_{dcj}$. Si conducen los conmutadores T_{ai1} y T_{ai4}, la función de conmutación S_{ai} es igual a 1 y v_{sj} es igual a v_{dcj}. De lo contrario, si conducen los conmutadores T_{ai1} y T_{ai3} o conducen los conmutadores T_{ai2} y T_{ai4}, la función de conmutación S_{ai} es igual a 0 y v_{sj} es igual a 0. S_{mi} tiene la misma definición que S_{ai}. Sin embargo, vale la pena señalar que S_{mi} se introduce solo para la transformación $\alpha\beta-dq$ monofásica y no se aplica al control real ya que la fase hipotética no existe físicamente. Aplicando la ley de Kirchhoff (corriente y voltaje) a la Fig. 4, las ecuaciones del espacio de estados del sistema se describen como:

$$\begin{aligned} \frac{d}{dt}\begin{bmatrix} i_s \\ i_m \end{bmatrix} &= \begin{pmatrix} \frac{-R_s}{L_s} & 0 \\ 0 & \frac{-R_s}{L_s} \end{pmatrix}\begin{bmatrix} i_s \\ i_m \end{bmatrix} + \begin{bmatrix} v_s \\ v_m \end{bmatrix}\frac{1}{L_s} \\ &- \left(\frac{v_{dc1}}{L_s}\begin{bmatrix} S_{a1} \\ S_{m1} \end{bmatrix} + \frac{v_{dc2}}{L_s}\begin{bmatrix} S_{a2} \\ S_{m2} \end{bmatrix} \right. \\ &\left. + \cdots + \frac{v_{dcn}}{L_s}\begin{bmatrix} S_{an} \\ S_{mn} \end{bmatrix} \right) \end{aligned} \tag{1}$$

$$i_s S_{aj} + i_m S_{mj} = C_{\mathrm{R}j}\frac{d}{dt}v_{dcj} + i_j \quad (j = 1, \ldots, n) \tag{2}$$

Se Define el ciclo de trabajo promedio en un período de conmutación como se muestra en (3).

$$d_{aj} = \overline{S_{aj}}, \quad d_{mj} = \overline{S_{mj}} \quad (j = 1, \ldots, n) \tag{3}$$

Se presenta el voltaje y la corriente promedio en un período de conmutación, que se indican como $\overline{v_s}$, $\overline{v_m}$, $\overline{i_s}$, $\overline{i_m}$ y $\overline{v_{dcj}}$. La ecuación de espacio de estados promediada del sistema resulta

$$\frac{d}{dt}\begin{bmatrix}\overline{i_s}\\ \overline{i_m}\end{bmatrix}=\begin{pmatrix}\frac{-R_s}{L_s} & 0\\ 0 & \frac{-R_s}{L_s}\end{pmatrix}\begin{bmatrix}\overline{i_s}\\ \overline{i_m}\end{bmatrix}+\begin{bmatrix}\overline{v_s}\\ \overline{v_m}\end{bmatrix}\frac{1}{L_s} -\left(\frac{\overline{v_{dc1}}}{L_s}\begin{bmatrix}d_{a1}\\ d_{m1}\end{bmatrix}+\frac{\overline{v_{dc2}}}{L_s}\begin{bmatrix}d_{a2}\\ d_{m2}\end{bmatrix} +\cdots+\frac{\overline{v_{dcn}}}{L_s}\begin{bmatrix}S_{an}\\ S_{mn}\end{bmatrix}\right) \tag{4}$$

$$\overline{i_s}d_{aj}+\overline{i_m}d_{mj}=C_{\mathrm{R}j}\frac{d}{dt}\overline{v_{dcj}}+\overline{i_j}\quad (j=1,\ldots,n) \tag{5}$$

La matriz de transformación $\alpha\beta$–dq se define en (6) y su matriz inversa se define en (7)

$$T=\begin{pmatrix}\sin\theta & -\cos\theta\\ \cos\theta & \sin\theta\end{pmatrix} \tag{6}$$

$$T^{-1}=\begin{pmatrix}\sin\theta & \cos\theta\\ -\cos\theta & \sin\theta\end{pmatrix} \tag{7}$$

donde θ es la información de fase de v_s obtenida de un lazo de enganche de fase (PLL).

Sustituyendo (7) en (4) y (5)

$$\frac{d}{dt}\left[\left(T^{-1}\right)\begin{bmatrix}\overline{i_{sd}}\\ \overline{i_{sq}}\end{bmatrix}\right]=\begin{pmatrix}\frac{-R_s}{L_s} & 0\\ 0 & \frac{-R_s}{L_s}\end{pmatrix}T^{-1}\begin{bmatrix}\overline{i_{sd}}\\ \overline{i_{sq}}\end{bmatrix} +T^{-1}\begin{bmatrix}\overline{v_{sd}}\\ \overline{v_{sq}}\end{bmatrix}\frac{1}{L_s}-\left(\frac{\overline{v_{dc1}}}{L_s}T^{-1}\begin{bmatrix}d_{d1}\\ d_{q1}\end{bmatrix} +\frac{\overline{v_{dc2}}}{L_s}T^{-1}\begin{bmatrix}d_{d2}\\ d_{q2}\end{bmatrix} +\cdots+\frac{\overline{v_{dcn}}}{L_s}T^{-1}\begin{bmatrix}d_{dn}\\ d_{qn}\end{bmatrix}\right) \tag{8}$$

$$\begin{bmatrix}d_{aj}\\ d_{mj}\end{bmatrix}^T T^{-1}T\begin{bmatrix}\overline{i_s}\\ \overline{i_m}\end{bmatrix}=\left[T\begin{bmatrix}d_{aj}\\ d_{mj}\end{bmatrix}\right]^T T\begin{bmatrix}\overline{i_s}\\ \overline{i_m}\end{bmatrix} =C_{\mathrm{R}j}\frac{d}{dt}\overline{v_{dcj}}+\frac{\overline{v_{dcj}}}{R_j}\quad (j=1,\ldots,n) \tag{9}$$

Nótese que se satisface la siguiente ecuación:

$$T\frac{d}{dt}\left(T^{-1}\right)=\begin{pmatrix}0 & -w\\ w & 0\end{pmatrix} \tag{10}$$

donde w es la frecuencia angular del voltaje de la red.

Las ecuaciones en espacio de estados del sistema en las coordenadas d–q se simplifican como

$$\frac{d}{dt}\begin{bmatrix}\overline{i_{sd}}\\ \overline{i_{sq}}\end{bmatrix}=\begin{pmatrix}\frac{-R_s}{L_s} & w\\ -w & \frac{-R_s}{L_s}\end{pmatrix}\begin{bmatrix}\overline{i_{sd}}\\ \overline{i_{sq}}\end{bmatrix}+\begin{bmatrix}\overline{v_{sd}}\\ \overline{v_{sq}}\end{bmatrix}\frac{1}{L_s} -\left(\frac{\overline{v_{dc1}}}{L_s}\begin{bmatrix}d_{d1}\\ d_{q1}\end{bmatrix}+\frac{\overline{v_{dc2}}}{L_s}\begin{bmatrix}d_{d2}\\ d_{q2}\end{bmatrix} +\cdots+\frac{\overline{v_{dcn}}}{L_s}\begin{bmatrix}d_{dn}\\ d_{qn}\end{bmatrix}\right) \tag{11}$$

$$\overline{i_s}d_{aj}+\overline{i_m}d_{mj}=C_{\mathrm{R}j}\frac{d}{dt}\overline{v_{dcj}}+\overline{i_j}\quad (j=1,\ldots,n) \tag{12}$$

En el convertidor multinivel en cascada, el voltaje CC del capacitor está regulado por la corriente activa. La corriente reactiva se controla a un valor específico para los capacitores de potencia reactiva (como en un STATCOM) y se hace cero para la operación de factor de potencia unitario de los rectificadores activos. La Fig. 6 muestra el controlador de lazo doble en las coordenadas d–q para un rectificador multinivel en cascada con n puentes H. En la Fig. 6, NE es la referencia del voltaje CC total, V_{sbase} es el valor base del voltaje del PCC, e I_{sbase} es el valor base de la corriente de entrada. H_{ed}, H_{id} y H_{iq} son los controladores para el voltaje del bus CC, la corriente activa y la corriente reactiva, respectivamente.

La transformación $\alpha\beta$–dq se aplica con base en (6) y la información de fase se obtiene aplicando PLL al voltaje PCC monofásico. El control desacoplado d–q se deriva de (11) y (12), y es similar al control de desacoplamiento d–q clásico en un sistema trifásico. El control feed-forward de voltaje PCC se implementa para que la distorsión del voltaje de la red no afecte al controlador, ya que en este documento solo se adopta el filtro tipo L a la entrada del SST, es decir del rectificador. En el lazo de control de voltaje CC, se agrega un filtro notch a 120 Hz en la retroalimentación para eliminar el segundo componente armónico en los voltajes de los capacitores de CC asumiendo que la frecuencia de la red es de 60 Hz.

B. Conversor Modular DAB en Conexión ISOP

El convertidor ISOP DAB se muestra en la Fig. 2, y consta de n módulos convertidores DAB dc-dc conectados en serie en la entrada y en paralelo en la salida. La Fig. 7 muestra el diagrama de circuito del módulo convertidor j-ésimo DAB del sistema ISOP.

Según las Figs. 2 y 7, n es el número de módulos convertidores DAB; C_{ij} es el capacitor de entrada del convertidor DAB j-ésimo, mientras que C_{LV} es el capacitor de salida del bus CC de LV; L_j es la inductancia en serie del j-enésimo módulo del convertidor DAB; la relación de transformación del transformador de alta frecuencia del j-enésismo módulo del convertidor DAB es a_j; v_{MV} es el voltaje de entrada total del sistema modular del convertidor; $v_{\mathrm{MV}j}$ es el voltaje CC de entrada del j-enésimo convertidor DAB, mientras que v_{LV} es el voltaje de salida CC del sistema modular del convertidor DAB; i_{MV} es la corriente de entrada CC del sistema modular del convertidor DAB; i_{1j} es la corriente de entrada del puente

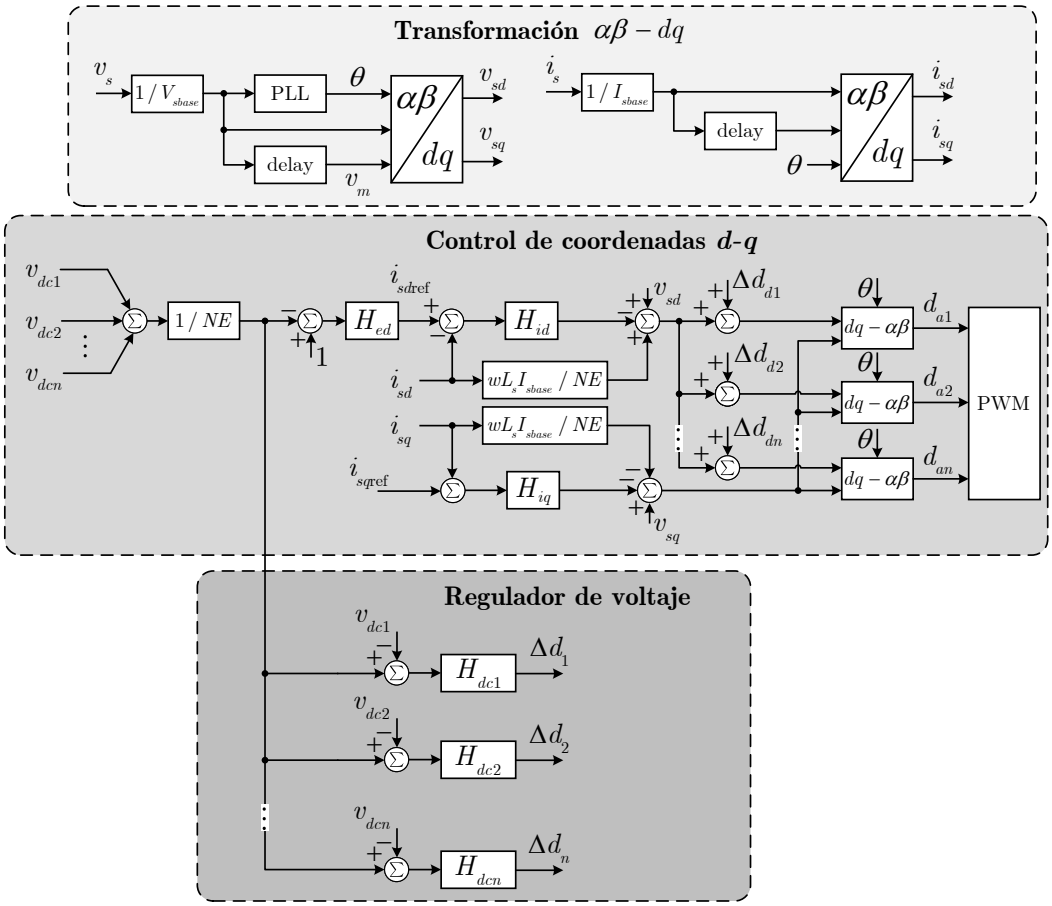


Fig. 6. Controlador de coordenadas *dq* para rectificador multinivel en cascada con N puentes H.
Fuente: Elaborada por el autor (2021)

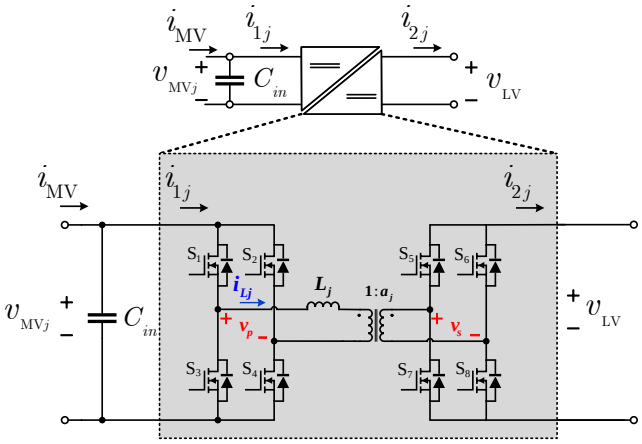


Fig. 7. Circuito del j-ésimo modulo DAB.
Fuente: Elaborada por el autor (2021)

H primario del j-enésimo DAB; i_{Lj} es la corriente del inductor del j-enésimo convertidor DAB; i_{2j} es la corriente de salida del puente H secundario del j-ésimo DAB; e i_{LV} es la corriente de salida total del sistema convertidor DAB modular, donde, $j = 1, 2, \ldots, n$.

En los sistemas convertidores modulares ISOP, para cada módulo del convertidor, el voltaje de entrada total se reduce a v_{MV}/n, y la corriente de salida total se reduce a i_{LV}/n. Las ventajas del convertidor modular ISOP incluyen las siguientes: 1) facilidad de elección de dispositivos debido a la tensión reducida en cada módulo convertidor; 2) facilidad de diseño debido a la modularidad y al nivel de potencia reducido de los módulos convertidores individuales; y 3) bajo porcentaje de ondulación en la corriente de salida [25].

1) Modelado basado en control por reatroalimentación linealizante.: De acuerdo con [26], y la Fig. 7, los valores promedio de las corrientes de entrada y salida de los puentes H del j-ésimo convertidor DAB se definen como:

$$\overline{i_{1j}} = g_{mj}\overline{v_{\mathrm{LV}}}\varphi_j(\pi - \varphi_j) \tag{13}$$

$$\overline{i_{2j}} = g_{mj}\overline{v_{\mathrm{MV}j}}\varphi_j(\pi - \varphi_j) \tag{14}$$

con:

$$\omega_{\mathrm{dab}} = 2\pi f_{\mathrm{dab}},\ g_{mj} = \frac{1}{\pi a_j \omega_{\mathrm{dab}} L_j},\ a_j = \frac{N_1}{N_2}$$

donde $\overline{i_{1j}}$ y $\overline{i_{2j}}$ son los valores promedios de i_{1j} e i_{2j}, respectivamente, durante un período de conmutación; $\overline{v_{\mathrm{MV}j}}$ es el valor promedio de $v_{\mathrm{MV}j}$ durante un período de conmutación, y $\overline{v_{\mathrm{LV}}}$ es el valor promedio de v_{LV} durante un período de conmutación.

Dado que, φ_j es la señal de control, vamos a definir $u_j(t)$ como una variable auxiliar para diseñar un controlador no lineal parcial.

$$u_j(t) = \varphi_j\left(\pi - \varphi_j\right) \tag{15}$$

A partir de las Ecuaciones (13)-(15), $\overline{i_{1j}}$ y $\overline{i_{2j}}$ se redefinen como:

$$\overline{i_{1j}} = g_{mj}\overline{v_{\mathrm{LV}}}u_j(t) \tag{16}$$

$$\overline{i_{2j}} = g_{mj}\overline{v_{\mathrm{MV}j}}u_j(t) \tag{17}$$

Aplicando la ley de corriente de Kirchhoff en el terminal de entrada y salida del j-ésimo convertidor DAB (ver Fig. 7), se definen las ecuaciones que representan la variación del valor promedio de $v_{\mathrm{MV}j}$.

$$C_{ij}\frac{d\overline{v_{\mathrm{MV}j}}}{dt} = \overline{i_{MV}} - g_{mj}\overline{v_{\mathrm{LV}}}u_j(t) \tag{18}$$

donde $\overline{i_{\mathrm{MV}}}$ son los valores promedios de i_{MV} durante un período de conmutación.

Dado que todos los puertos de salida de los módulos DAB están en conexión en paralelo (véase la Fig. 2), las ecuaciones que representan la variación del valor promedio de v_{LV} del j-ésimo convertidor DAB se definen mediante la Ecuación (19).

$$C_{\mathrm{LV}}\frac{d\overline{v_{\mathrm{LV}}}}{dt} = \sum_{j=1}^{n}\overline{i_{2j}(t)} - \overline{i_{\mathrm{LV}}} \tag{19}$$

donde $\overline{i_{\mathrm{LV}}}$ son los valores promedios de i_o durante un período de conmutación.

En las variables promedio anteriores, se filtra la ondulación de conmutación. Por lo tanto, estas señales promedio se pueden expresar con sus correspondientes valores CC más las pequeñas variaciones superpuestas.

$$\begin{cases} \overline{i_{1j}} = I_{1j} + \tilde{i}_{1j} \\ \overline{i_{2j}} = I_{2j} + \tilde{i}_{2j} \\ \overline{i_{\mathrm{MV}}} = I_{\mathrm{MV}} + \tilde{i}_{\mathrm{MV}} \\ \overline{i_{\mathrm{LV}}} = I_{\mathrm{LV}} + \tilde{i}_{\mathrm{LV}} \end{cases} \text{ y } \begin{cases} u_j(t) = U_j + \tilde{u}_j \\ \overline{v_{\mathrm{MV}j}} = V_{\mathrm{MV}j} + \tilde{v}_{\mathrm{MV}j} \\ \overline{v_{\mathrm{LV}}} = V_{\mathrm{LV}} + \tilde{v}_{\mathrm{LV}} \end{cases} \text{ donde } I_{1j},$$

I_{2j}, I_{MV}, I_{LV}, U_j, $V_{\mathrm{MV}j}$ y V_{LV} son los valores CC, $\tilde{i}_{1j}$, $\tilde{i}_{2j}$, $\tilde{i}_{\mathrm{MV}}$, $\tilde{i}_{\mathrm{LV}}$, $\tilde{u}_j$, $\tilde{v}_{\mathrm{MV}j}$ y $\tilde{v}_{\mathrm{LV}}$ son las pequeñas variaciones superpuestas.

Para obtener un modelo simplificado para el convertidor ISOP DAB, se consideran los siguientes supuestos:

1) Todos los módulos convertidores DAB tienen los mismos valores de L_j, relación de transformación a_j, frecuencia de conmutación f_{dab} y capacitores de entrada ($C_{i1} = C_{i2} = \cdots = C_{ij} = C_i$).
2) Para cada módulo convertidor DAB, el valor promedio CC del voltaje de entrada se reduce a $\frac{V_{\mathrm{MV}j}}{n}$, es decir, $V_{\mathrm{MV}1} = V_{\mathrm{MV}2} = \cdots = V_{\mathrm{MV}n} = \frac{V_{\mathrm{MV}}}{n}$.
3) Todos los módulos convertidores DAB tienen exactamente el mismo desplazamiento de fase ($D_{\varphi_1} = D_{\varphi_2} = \cdots = D_{\varphi_n}$) en estado estable, aunque diferentes durante perturbaciones ($\tilde{\varphi}_1 \neq \tilde{\varphi}_2 \neq \cdots \neq \tilde{\varphi}_n$). Se cumplen las mismas consideraciones para la variable auxiliar u_j ya que depende de φ_j, es decir, $U_1 = U_2 = \cdots = U_n$ y $\tilde{u}_1 \neq \tilde{u}_2 \neq \cdots \neq \tilde{u}_n$.
4) El voltaje de entrada v_{MV} se considera constante ($\overline{v_{\mathrm{MV}1}} + \overline{v_{\mathrm{MV}2}} + \cdots + \overline{v_{\mathrm{MV}n}} = \overline{v_{\mathrm{MV}}} = 0$), por lo tanto,

$$\overline{i_{\mathrm{MV}}} = \frac{1}{n}g_m\overline{v_{\mathrm{LV}}}(u_1(t) + u_2(t) + \cdots + u_n(t))$$

Separando las perturbaciones y linealizando las ecuaciones (16)-(19), se obtiene:

$$\tilde{i}_{1j} = g_m V_{\mathrm{LV}}\tilde{u}_j + g_m U_j \tilde{v}_{\mathrm{LV}} \tag{20}$$

$$\tilde{i}_{2j} = g_m V_{\mathrm{MV}j}\tilde{u}_j + g_m U_j \tilde{v}_{\mathrm{MV}j} \tag{21}$$

$$C_{ij}\frac{d\tilde{v}_{\mathrm{MV}j}}{dt} = \tilde{i}_{\mathrm{MV}} - g_m V_{\mathrm{LV}}\tilde{u}_j - g_m U_j$$

$$C_{ij}\frac{d\tilde{v}_{\mathrm{MV}j}}{dt} = \frac{g_m V_{\mathrm{LV}}}{n}\sum_{j=1}^{n}\tilde{u}_j + g_m U_j \tilde{v}_{\mathrm{LV}}\tilde{i}_{\mathrm{MV}} - g_m V_{\mathrm{LV}}\tilde{u}_j - g_m U_j \tag{22}$$

$$C_{\mathrm{LV}}\frac{d\tilde{v}_{\mathrm{LV}}}{dt} = \sum_{j=1}^{n}\tilde{i}_{2j} - \tilde{i}_{\mathrm{LV}}$$

$$C_{\mathrm{LV}}\frac{d\tilde{v}_{\mathrm{LV}}}{dt} = g_m\sum_{j=1}^{n}V_{\mathrm{MV}j}\tilde{u}_j - \tilde{i}_{\mathrm{LV}} \tag{23}$$

Las principales ecuaciones del modelo de conversor ISOP DAB se resumen en la Ecuación (24) y la Ecuación (25), donde se obtiene la variación del voltaje de entrada de un módulo convertidor DAB dado y la variación del voltaje de salida. El procedimiento para encontrar este modelo se realiza aplicando la transformada de Laplace a la Ecuaciones (20)-(23).

$$\tilde{v}_{\mathrm{MV}j}(s) = A(s)\sum_{j=1}^{n}u_j - nA(S)\tilde{u}_j \tag{24}$$

$$\tilde{v}_{\mathrm{LV}}(s) = \frac{1}{n}G_{vd}(s)\sum_{j=1}^{n}\tilde{u}_j \tag{25}$$

donde:

$$G_{vd}(s) = \left.\frac{\tilde{v}_{\mathrm{LV}}(s)}{\tilde{u}_j(s)}\right|_{\tilde{v}_{\mathrm{LV}j}(s)=0} = \frac{g_m}{C_{\mathrm{LV}}}\left(\frac{V_{\mathrm{MV}}}{n}\right)\left(\frac{1}{s + \frac{1}{R_{\mathrm{dab}}C_{\mathrm{LV}}}}\right)$$

$$A(s) = \frac{g_m}{n}V_{\mathrm{LV}}Z_{in}\ ,\ Z_{in} = \frac{1}{sC_{ij}}$$

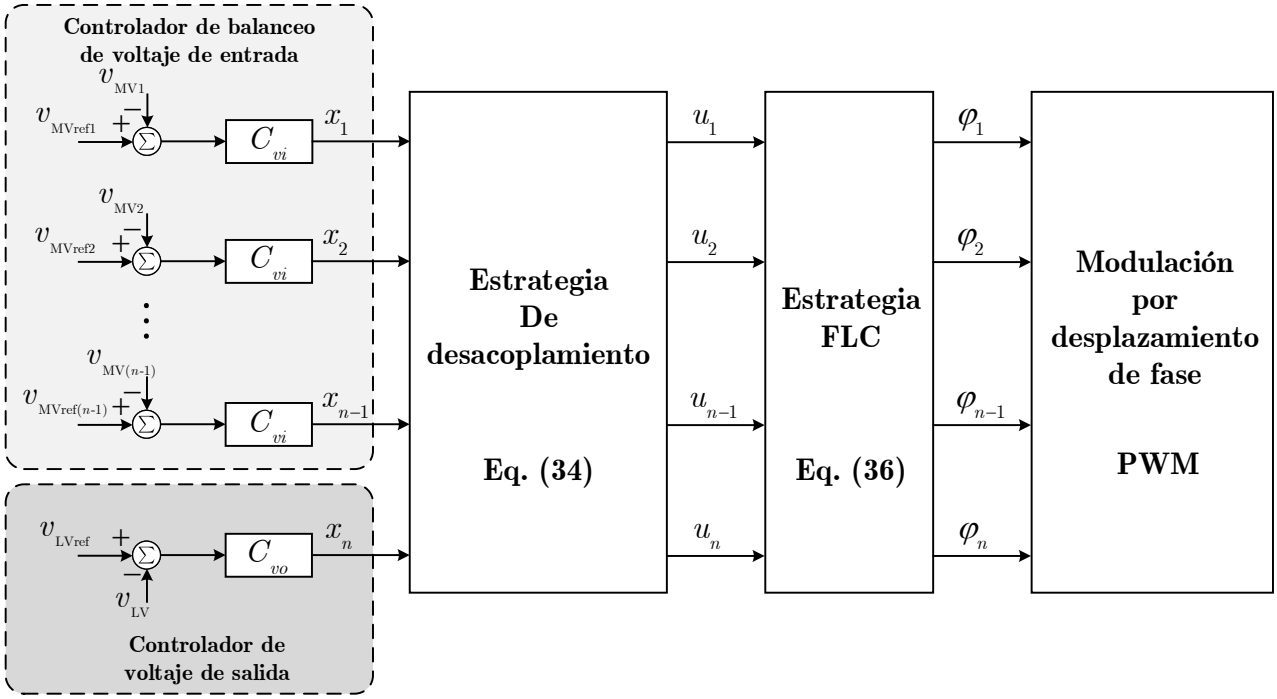


Fig. 8. Esquema de control para la topología modular ISOP DAB.
Fuente: Elaborada por el autor (2021)

Tenga en cuenta que $G_{vd}(s)$ es la función de transferencia de control de pequeña señal de la salida de un módulo convertidor DAB único [27] del sistema ISOP. Por esa razón, aparecen los términos $\left(\frac{V_{\mathrm{LV}}}{n}\right)$ porque el voltaje de entrada total se divide en partes iguales entre los módulos del convertidor.

La Ecuación (24) puede ser reescrita en la siguiente forma matricial:

$$\begin{bmatrix} \tilde{v}_{\mathrm{MV1}} \\ \tilde{v}_{\mathrm{MV2}} \\ \vdots \\ \tilde{v}_{\mathrm{MV}n} \end{bmatrix} = \begin{bmatrix} B(s) & A(s) & \cdots & A(s) \\ A(s) & B(s) & \cdots & A(s) \\ \vdots & \vdots & \ddots & \vdots \\ A(s) & A(s) & \cdots & B(s) \end{bmatrix} \begin{bmatrix} \tilde{u}_1 \\ \tilde{u}_2 \\ \vdots \\ \tilde{u}_n \end{bmatrix} \tag{26}$$

donde $B(s) = (1-n)A(s)$.

2) Esquema de Control para el Conversor DAB en conexión ISOP: La Fig. 8 muestra el diagrama de bloques de la estrategia de control multivariada para el conversor DAB en conexión ISOP con estrategia de control de desacoplamiento usando la estrategia no lineal de FLC.

Para un solo convertidor DAB, se usa un solo control de voltaje para regular su salida y asegurar la estabilidad [27], [28]. Sin embargo, en un sistema ISOP, puede haber voltajes de entrada desequilibrados y corrientes circulantes entre los convertidores de este sistema, lo que aumentará las tensiones de corriente en los dispositivos electrónicos de potencia y reducirá la eficiencia de transmisión de potencia [25], [29]. Por lo tanto, los voltajes de entrada y las corrientes de salida en cada convertidor deben estar equilibrados.

Pueden aparecer diferencias en el voltaje de entrada de cada módulo en estado estable cuando se usa un solo compensador de control para todos los módulos. Para lograr una distribución uniforme de los voltajes de entrada, se pueden considerar varias estrategias. Uno de ellos es utilizar $(n-1)$ lazos de control para los voltajes de entrada y un lazo de control adicional para el voltaje de salida, siendo n el número de módulos [25]. Por lo tanto, $(n-1)$ los voltajes de entrada equilibran los lazos y un lazo de control del voltaje de salida son necesarios para regular el sistema ISOP [29].

En este contexto, la estructura de control del convertidor ISOP DAB se compone de dos partes: control de voltaje de salida y control de balance de voltaje de entrada (ver Fig. 8).

De acuerdo con (25) and (26), podemos obtener la siguiente expresión:

$$\begin{bmatrix} \tilde{v}_{\mathrm{MV1}} \\ \tilde{v}_{\mathrm{MV2}} \\ \vdots \\ \tilde{v}_{\mathrm{MV}(n-1)} \\ \tilde{v}_{\mathrm{LV}} \end{bmatrix} = \mathbf{H} \begin{bmatrix} \tilde{u}_1 \\ \tilde{u}_2 \\ \vdots \\ \tilde{u}_{n-1} \\ \tilde{u}_n \end{bmatrix} \tag{27}$$

con

$$\mathbf{H} = \begin{bmatrix} B(s) & A(s) & \cdots & A(s) & A(s) \\ A(s) & B(s) & \cdots & A(s) & A(s) \\ \vdots & \vdots & \vdots & \vdots & \vdots \\ A(s) & A(s) & \cdots & A(s) & B(s) \\ \frac{1}{n}G_{vd}(s) & \frac{1}{n}G_{vd}(s) & \cdots & \frac{1}{n}G_{vd}(s) & \frac{1}{n}G_{vd}(s) \end{bmatrix}$$

El sistema de múltiples entradas y múltiples salidas (MIMO) en (21) tiene $\tilde{v}_{\text{MV1}}, \tilde{v}_{\text{MV2}}, \cdots, \tilde{v}_{\text{MV}(n-1)}$ y $\tilde{v}_{\text{LV}}$ como las cantidades controladas, mientras que las variables de control son las variables auxiliares $\tilde{u}_1, \tilde{u}_2, \cdots, \tilde{u}_{n-1}$ y $\tilde{u}_n$.

Dado que las cantidades controladas y las variables de control son muy interdependientes, el enfoque convencional de entrada única y salida única (SISO) no se puede aplicar de esta forma. No obstante, aplicando la estrategia de control propuesta en [25], el sistema ISOP se puede desacoplar para obtener sistemas n SISO.

La idea principal es definir un nuevo conjunto de variables de control $x_1, x_2, \cdots$, y x_n, por lo tanto, el sistema general se puede representar como n sistemas SISO independientes,

$$\begin{bmatrix} \tilde{v}_{\text{MV1}} \\ \tilde{v}_{\text{MV2}} \\ \vdots \\ \tilde{v}_{\text{MV}(n-1)} \\ \tilde{v}_{\text{LV}} \end{bmatrix} = \mathbf{D} \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_{n-1} \\ x_n \end{bmatrix} \tag{28}$$

con

$$\mathbf{D} = \begin{bmatrix} nA(s) & 0 & \cdots & 0 & 0 \\ 0 & nA(s) & \cdots & 0 & 0 \\ \vdots & \vdots & \vdots & \vdots & \vdots \\ 0 & 0 & \cdots & nA(s) & 0 \\ 0 & 0 & \cdots & 0 & G_{vd}(s) \end{bmatrix}$$

donde, cada cantidad controlada depende solo de una variable de control, y cada variable de control afecta solo a una sola cantidad controlada. Tenga en cuenta que cada elemento de la matriz diagonal $\mathbf{D}$ es un factor común de la fila correspondiente de la matriz $\mathbf{H}$ en (27).

Para lograr esta tarea, la estrategia es descomponer la matriz original $\mathbf{H}$ del sistema MIMO en (21) como el producto de dos matrices donde una de ellas es una matriz diagonal $\mathbf{D}$.

$$\mathbf{H} = \mathbf{D} \times \mathbf{Y} \tag{29}$$

De este modo, de (27)-(29), se obtienen las siguientes relaciones.

$$\begin{bmatrix} \tilde{v}_{\text{MV1}} \\ \tilde{v}_{\text{MV2}} \\ \vdots \\ \tilde{v}_{\text{MV}(n-1)} \\ \tilde{v}_{\text{LV}} \end{bmatrix} = \mathbf{D} \times \mathbf{Y} \begin{bmatrix} \tilde{u}_1 \\ \tilde{u}_2 \\ \vdots \\ \tilde{u}_{n-1} \\ \tilde{u}_n \end{bmatrix} \tag{30}$$

$$\begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix} = \mathbf{Y} \begin{bmatrix} \tilde{u}_1 \\ \tilde{u}_2 \\ \vdots \\ \tilde{u}_n \end{bmatrix} \tag{31}$$

Tenga en cuenta que el sistema SISO independiente (28) depende del nuevo conjunto de variables de control $(x_1, x_2, \cdots, x_n)$, sin embargo, el sistema MIMO depende de las variables auxiliares $(u_1, u_2, \cdots, u_n)$. Por tanto, para recuperar las variables auxiliares del nuevo conjunto de variables de control, se obtiene la siguiente expresión (32) de (31),

$$\begin{bmatrix} \tilde{u}_1 \\ \tilde{u}_2 \\ \vdots \\ \tilde{u}_n \end{bmatrix} = \mathbf{Y}^{-1} \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_n \end{bmatrix} \tag{32}$$

donde, $\mathbf{Y}^{-1}$ es la matriz inversa de $\mathbf{Y}$, que se obtiene de acuerdo con (29), como se muestra a continuación:

$$\mathbf{Y} = \mathbf{D}^{-1} \times \mathbf{H} \tag{33}$$

De este modo, se encuentra la relación entre las variables de control u_j y el nuevo conjunto de variables de control x_j. Por tanto, la expresión de desacoplamiento viene dada por (34),

$$\begin{bmatrix} \tilde{u}_1 \\ \tilde{u}_2 \\ \vdots \\ \tilde{u}_n \end{bmatrix} = \begin{bmatrix} -1 & 0 & \cdots & 0 & 1 \\ 0 & -1 & \cdots & 0 & 1 \\ \vdots & \vdots & \vdots & \vdots & \vdots \\ 0 & 0 & \cdots & -1 & 1 \\ 1 & 1 & \cdots & 1 & 1 \end{bmatrix} \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_{n-1} \\ x_n \end{bmatrix} \tag{34}$$

y el sistema desacoplado, representado por n sistemas SISO, viene dado por (35).

$$\begin{bmatrix} \tilde{v}_{\text{MV1}} \\ \tilde{v}_{\text{MV2}} \\ \vdots \\ \tilde{v}_{\text{MV}(n-1)} \\ \tilde{v}_{\text{LV}} \end{bmatrix} = \begin{bmatrix} nA(s) & 0 & \cdots & 0 & 0 \\ 0 & nA(s) & \cdots & 0 & 0 \\ \vdots & \vdots & \vdots & \vdots & \vdots \\ 0 & 0 & \cdots & nA(s) & 0 \\ 0 & 0 & \cdots & 0 & G_{vd}(s) \end{bmatrix} \times \begin{bmatrix} x_1 \\ x_2 \\ \vdots \\ x_{n-1} \\ x_n \end{bmatrix} \tag{35}$$

A partir de (29), se puede afirmar que los lazos de equilibrio de voltaje de entrada están desacoplados entre sí y también están desacoplados del lazo de control de voltaje de salida. Por tanto, cada módulo convertidor DAB del sistema ISOP puede regularse de forma independiente. Por lo tanto, podemos diseñar los controladores para los lazos de voltaje de entrada y de salida de forma independiente.

Se elige una estructura de controlador PI para regular cada uno de los lazos de voltaje de entrada y de salida, donde C_{vi} es el controlador para cada uno de $(n-1)$ lazos de equilibrio de voltaje de entrada, mientras que C_{vo}) es el controlador para el lazo de control de voltaje de salida.

Observe que la variable de control para cada módulo convertidor DAB es desfase (φ_j), por lo tanto, se debe definir la relación para x_j, u_j y φ_j.

El controlador, C_{vi} y C_{vo}, da el valor de x_j en cualquier momento, por lo tanto, el valor $u_j(t)$ se determina a partir de

la expresión de desacoplamiento que se define en (34). Luego, el valor del control φ_j enviado realmente a cada modulador de pulso SPS se determina a partir de (15), que se definió aplicando la técnica de FLC,

$$\varphi_j = \frac{\pi - \sqrt{\pi^2 - 4u_j(t)}}{2} \tag{36}$$

siempre que $\pi^2 - 4u_j(t) > 0$, además, la solución para φ es la raíz negativa ya que φ se define en el diseño de control para operar de 0 a $\frac{\pi}{2}$.

C. Inversor: Modelado y Control

La Fig. 9 muestra el circuito del inversor monofásico de puente completo. En el circuito principal del inversor, L_f y C_f se utilizan como filtro. El inversor utiliza una topología activa de puente completo que permite operar en los cuatro cuadrantes del plano P-Q. Para un control flexible de la potencia activa y reactiva, se ha diseñado la técnica de control desacoplado basada en el marco de referencia $d-q$ [24], [30], [31]. En este trabajo, se asume que el lado CC es controlado por la etapa CC-CC del SST.

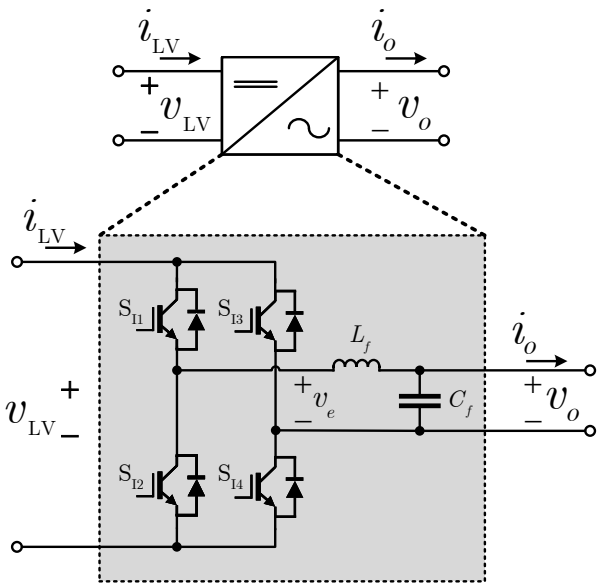


Fig. 9. Circuito inversor monofásico de puente completo.
Fuente: Elaborada por el autor (2021)

1) Transformación monofásica $d-q$: En un sistema monofásico, las corrientes y los voltajes se pueden transformar fácilmente al marco de referencia $\alpha-\beta$ sin ninguna transformación de matriz, como en los sistemas trifásicos. En sistemas monofásicos, la componente α se considera como la cantidad real medida y la componente β es una versión de la cantidad medida con desfase de 90°. El cambio de fase se calcula utilizando un PLL que ayuda a determinar la frecuencia del sistema. El conocimiento de la frecuencia del sistema ayuda a encontrar el retardo de tiempo equivalente a un cambio de fase de 90°. La componente $\alpha-\beta$ de la corriente del inversor (i_o) se puede escribir como:

$$\begin{bmatrix} i_{o_\alpha} \\ i_{o_\beta} \end{bmatrix} = \begin{bmatrix} i_o(\omega t + \phi) \\ i_o(\omega t + \phi + \frac{\pi}{2}) \end{bmatrix} \tag{37}$$

Una vez que se obtiene la componente $\alpha-\beta$ de la corriente del inversor, la corriente del inversor en el marco de referencia $d-q$ se puede calcular como:

$$\begin{bmatrix} i_{od} \\ i_{oq} \end{bmatrix} = \begin{pmatrix} \sin(\omega t) & -\cos(\omega t) \\ \cos(\omega t) & \sin(\omega t) \end{pmatrix} \begin{bmatrix} i_{o_\alpha} \\ i_{o_\beta} \end{bmatrix} \tag{38}$$

2) Control del inversor monofásico: Se aplica un proceso de conversión similar a las mediciones de voltaje (v_o) del inversor. Una vez que las cantidades de corriente y voltaje se transfieren al marco de referencia apropiado, se pueden usar como señales de retroalimentación en el lazo de control basado en [24] como se muestra en la Fig. 10.

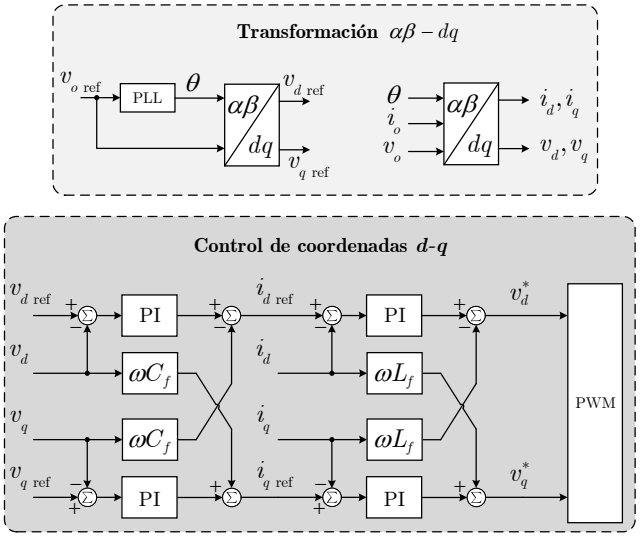


Fig. 10. Diagrama de control para el inversor monofásico.
Fuente: Elaborada por el autor (2021)

La Fig. 10 muestra el diagrama de control de la etapa del inversor monofásico. La estructura de control $d-q$ monofásica de doble lazo se adopta en esta etapa para lograr un rendimiento de seguimiento rápido y preciso [24], [30].

3) PLL Structure: El PLL se utiliza para la sincronización del voltaje de salida del inversor con el voltaje de la red, en caso de que esté conectado a una red, y para generar una señal de modulación sinusoidal limpia para la conmutación del inversor. El PLL consta de un controlador PI cuyos parámetros se calculan de tal manera que el tiempo de estabilización y el factor de amortiguación de esta estructura PLL se pueden configurar directamente. El PLL también se utiliza para la monitorización del voltaje de la red con el fin de obtener los valores de amplitud y frecuencia. La frecuencia obtenida de PLL se utiliza para calcular el retraso de tiempo para crear un cambio de fase de 90° y el ángulo obtenido de PLL proporciona la posición del vector de voltaje de la red con

respecto al marco de referencia que gira sincrónicamente.La forma general de la estructura PLL, incluida la monitorización del voltaje de la red, se presenta en [32], [33].

IV. Integración del SST con una Microrred CC

Otra función del SST propuesto es la de integrarse con la microrred de CC. El diagrama del sistema de la microrred de CC habilitada para SST se muestra en la Fig. 11, en la que la microrred de CC está conectada al bus de CC de bajo voltaje de la SST. La microrred CC consta de un sistema fotovoltaico (PV), un sistema de batería y la carga de la microrred. La estructura de la microrred es basada en el trabajo de [4], donde el conversor DAB se adopta como interfaz del sistema PV y la batería.

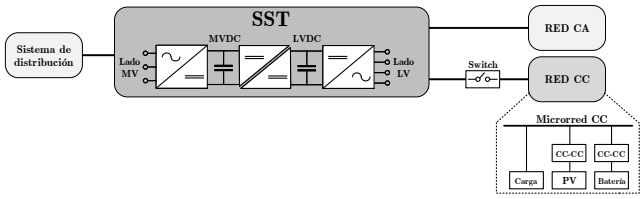


Fig. 11. Diagrama del sistema de SST integrado con un microrred CC.
Fuente: Elaborada por el autor (2021)

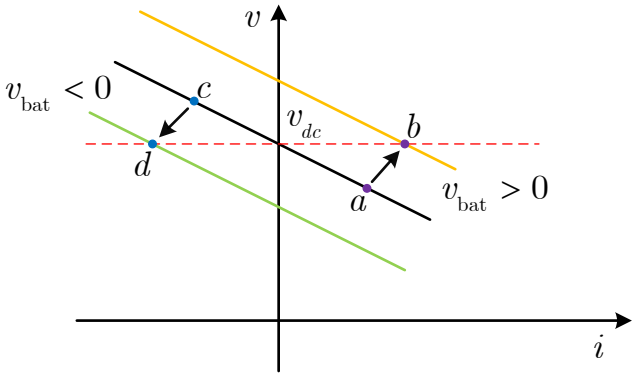


Fig. 12. Curva de droop del modulo de batería.
Fuente: Elaborada por el autor (2021)

Como la microrred está integrada al SST, el sistema de batería funciona en el modo de control por droop y el sistema PV funciona en el modo de seguimiento del punto de máxima potencia (MPPT). El beneficio de hacerlo es permitir el control distribuido de la microrred CC [8], [9]. Además, la curva de droop del sistema de batería se desplazará hacia arriba o hacia abajo cuando pase del modo isla al modo habilitado para SST para garantizar que el voltaje del bus CC de la microrred sea igual al del SST antes de la conexión, por lo tanto, se puede lograr una transferencia suave entre modos de operación. Esta operación se denomina recuperación de voltaje y se muestra en la Fig. 12. Específicamente, si el voltaje del bus de CC de la microrred es menor que el del SST, la curva de droop se desplazará hacia arriba y viceversa. El equilibrio de potencia se logra automáticamente entre el sistema de batería, el sistema fotovoltaico y la carga.

V. Simulaciones

Como se mencionó en la Sección I, a excepción de la función de conversión de voltaje, SST también puede potencialmente proporcionar funciones como compensación de VAR, rechazo a perturbación del voltaje de entrada, rechazo de perturbación de carga e integración de microrred de CC. Todas estas funciones se demostrarán bajo simulación, usando Matlab/Simulink. Los parámetros claves del SST y la microrred CC, como el voltaje, la corriente y la potencia, se encuentran en las Tablas presentadas en los apéndices,

A. Operación en Estado Estable para Suministrar puertos de bajo voltaje CA y CC.

Esta prueba se llevó a cabo para demostrar el funcionamiento del SST como un convertidor de tres puertos, que suministra energía a los puertos de bajo voltaje de CA y CC. Como se muestra en la Fig. 13, el voltaje de entrada es de aproximadamente 13.8 kV y la potencia de carga es de aproximadamente 15 kW, de los cuales la carga en el puerto LV de CA es de aproximadamente 10 kW y la carga en el puerto LV de CC es de aproximadamente 5 kW. Como puede verse en la Fig. 13 (a), la corriente de entrada está en fase con el voltaje, lo que indica la operación del factor de potencia unitario. La Fig. 13 (b) muestra el voltaje y la corriente en los puertos de LV de CA mientras que la Fig. 13 (c) muestra el voltaje y la corriente en el puerto LV de CC. El bus CC de bajo voltaje está regulado a aproximadamente 200 V y la salida CA de LV está regulada a 120 V, por lo que se generan buses de voltaje de alta calidad para uso residencial.

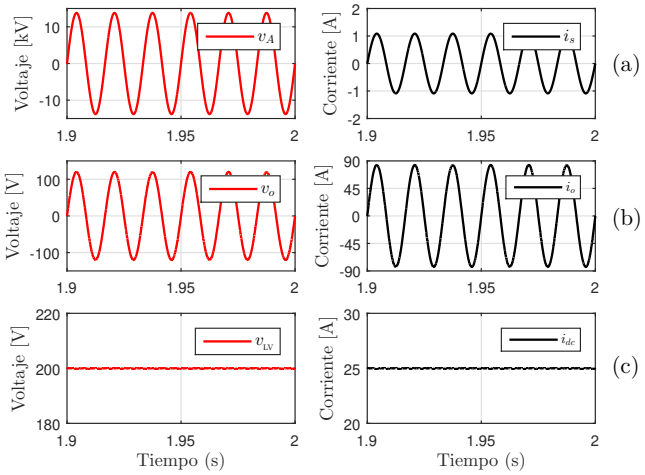


Fig. 13. Operación en estado estable del SST: Suministro de nergía en los puertos de CA y CC. (a) Voltaje y corriente de entrada. (b) Voltaje y corriente CA de salida. (c) Voltaje y corriente de salida CC.

Fuente: Elaborada por el autor (2021)

B. Regulación de Potencia Reactiva del SST

También se demuestra la capacidad de regulación de la potencia reactiva del SST, como se muestra en las Figs. (14, 15), (16, 17), en los que se representan el funcionamiento del SST en modo inductivo y en modo capacitivo, respectivamente. El SST transforma el voltaje de 13.8 kV a 120 V y la carga es de aproximadamente 10 kW en el lado LV de CA. Note que en el lado CC de LV no se encuentra conectada ninguna carga. En la Fig. 14, la potencia reactiva en el lado de alta tensión se establece en 2 kVAR, mientras que el valor se establece en -2 kVAR en el caso de la Fig. 16.

El voltaje de entrada en la Fig. 14 se reduce a 13.59 kV debido a la alta impedancia de salida del transformador elevador utilizado y al funcionamiento en modo inductivo del sistema.

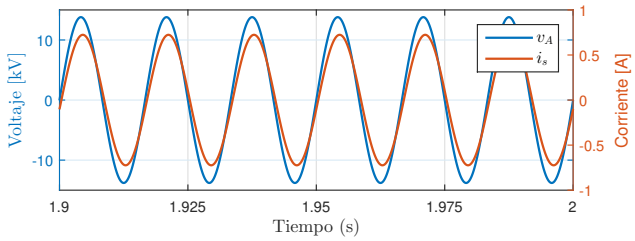


Fig. 14. Funcionamiento en modo inductivo del SST: Voltaje y corriente de entrada.

Fuente: Elaborada por el autor (2021)

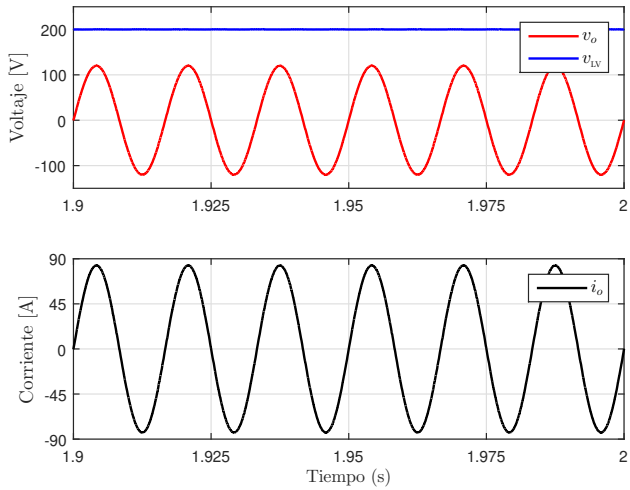


Fig. 15. Funcionamiento en modo inductivo del SST: Voltajes de salida (CA y CC) y corriente de salida.

Fuente: Elaborada por el autor (2021)

En la Fig. 16, el voltaje de entrada es de aproximadamente 13.8 kV, que es más alta que la del factor de potencia unitario en funcionamiento (13.74 kV), debido a la operación en modo capacitivo. Los resultados de simulación demuestran que el SST diseñado puede proporcionar la potencia reactiva deseada a la red y potencialmente puede mejorar el perfil de voltaje de

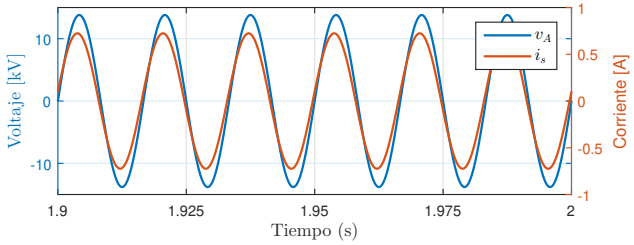


Fig. 16. Funcionamiento en modo capacitivo del SST: Voltaje y corriente de entrada.

Fuente: Elaborada por el autor (2021)

la red. Esto podría utilizarse en aplicaciones como los sistemas de generación eólica [20].

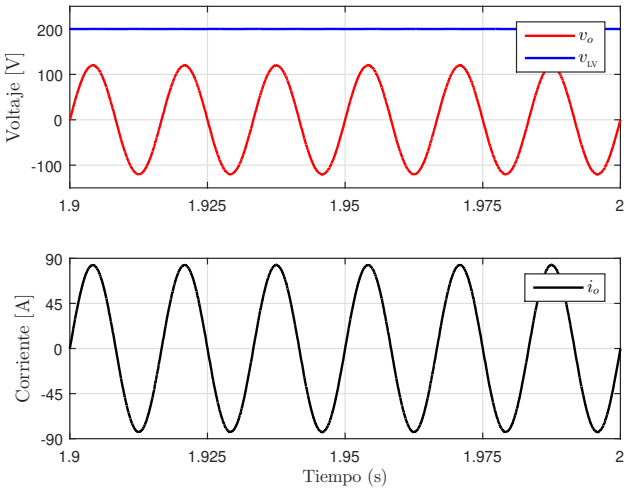


Fig. 17. Funcionamiento en modo capacitivo del SST: Voltajes (CA y CC) y corriente de salida.

Fuente: Elaborada por el autor (2021)

C. Operación bajo Variación de Carga del SST

Para demostrar la capacidad de regulación de voltaje del SST propuesto y el sistema de control, la carga CA en el lado LV se varia de 10 kW a 5 kW, luego de 5 kW a 10kW y finalmente de 10 kW a 15 kW, en $t = 0.5$s, $t = 1.0$s y $t = 1.5$s, respectivamente, mientras que la carga CC se mantiene constante en 5 kW. Los resultados se muestran en las Figs. 18, 19 y 20. La Fig. 18 muestra la respuesta dinámica en el lado de entrada, en la que la corriente de entrada (i_s) también cae/aumenta debido a la condición de carga. La Fig. 19 muestra la respuesta dinámica del voltaje (v_o) y la corriente (i_o) de salida de CA. El bus CC (v_{Lv}) y la corriente (i_{dc}) de salida de CC se presenta en la Fig. 20.

Debido las variaciones de carga, la corriente de salida CA (i_o) cae/aumenta inmediatamente. Sin embargo, los voltajes de salida de CA (v_o) y CC (v_{Lv}) se mantienen regulados al valor deseado con una respuesta dinámica muy pequeña. Por lo tanto, se verifica la capacidad de rechazo de perturbaciones de carga del SST.

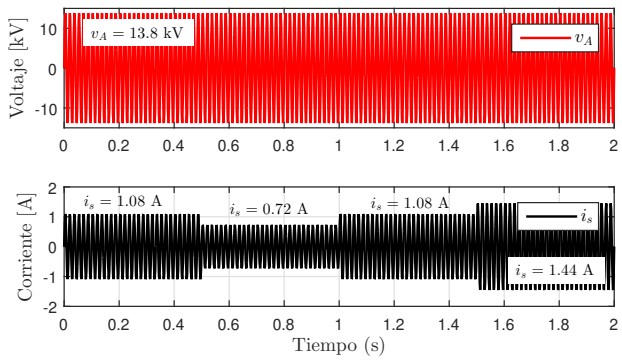


Fig. 18. Operación del SST bajo variación de Carga: Voltaje y corriente de entrada.

Fuente: Elaborada por el autor (2021)

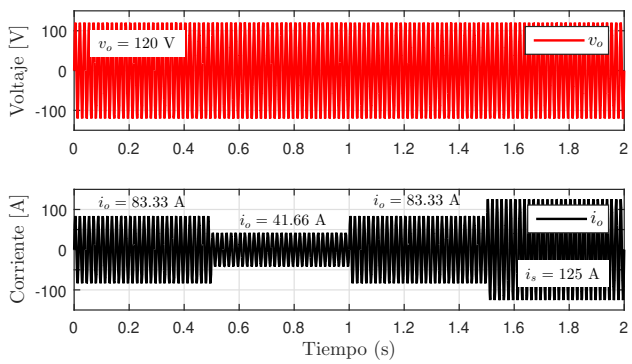


Fig. 19. Operación del SST bajo variación de Carga: Voltaje y corriente de salida CA.

Fuente: Elaborada por el autor (2021)

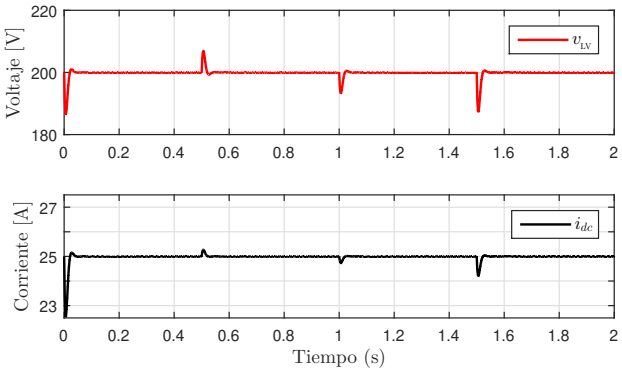


Fig. 20. Operación del SST bajo variación de Carga: Voltaje y corriente de salida CC.

Fuente: Elaborada por el autor (2021)

D. Operación del SST bajo caida de tensión en la entrada

Otra ventaja distintiva de la topología SST presentada en comparación con el transformador convencional es la capacidad de rechazo de perturbaciones a la entrada del mismo. Las Figs. 21, 22 y 23 muestran los resultados de simulación de la prueba de caída de tensión del 25% a la entrada del SST propuesto, la carga de CA es de 10 kW mientras que la carga de CC es de 5 kW. Como se muestra en la Fig. 21, la caída de tensión dura 0.5 s (ver Fig. 21, v_A). Dado que la condición de carga se mantiene al mismo nivel, la corriente a la entrada del SST (i_s) aumenta durante la caída de tensión. Las Figs. 22 y 23 muestran los voltajes y corrientes de la salida CA y CC, respectivamente. Todas las formas de onda permanecen iguales durante el proceso de caída de voltaje debido al control en lazo cerrado y la condición de carga constante. Por lo tanto, la caída de tensión a la entrada del SST no afectará la calidad de la fuente de alimentación del voltaje de salida, lo que demuestra la capacidad de rechazo del SST a la perturbación causada por la caida de tensión.

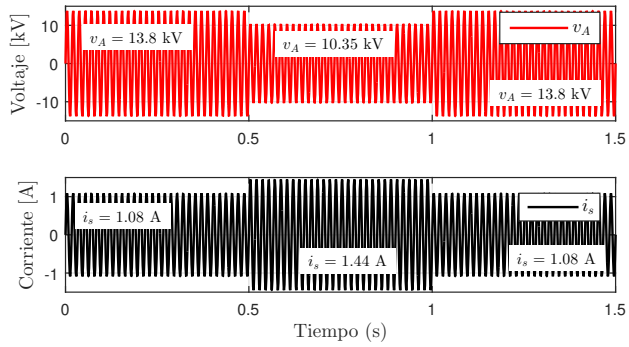


Fig. 21. Operación del SST bajo caída de tensión: Voltaje y corriente de entrada.

Fuente: Elaborada por el autor (2021)

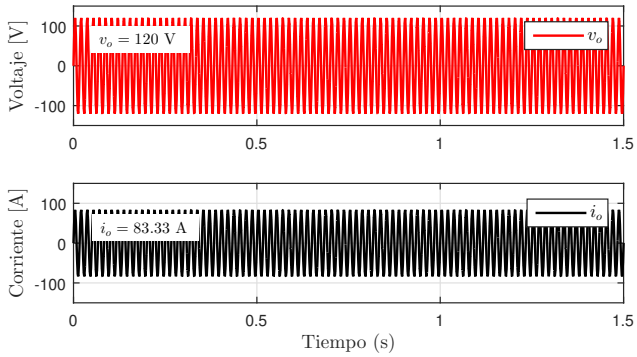


Fig. 22. Operación del SST bajo caída de tensión: Voltaje y corriente de salida CA.

Fuente: Elaborada por el autor (2021)

E. Integración del SST con la Microrred CC

Las Figs. 24, 25 y 26 muestran las formas de onda simuladas cuando el SST está integrada con el sistema de microrred CC. Una carga de 5 KW está conectada al lado de LV de CA del SST, mientras que la microrred, con una potencia de 5 kW se conecta en el lado CC de LV del SST. La Fig. 24 muestra las formas de onda de entrada del SST, donde la corriente de entrada (i_s) cambia su valor debido al cambio de carga en la microrred CC.

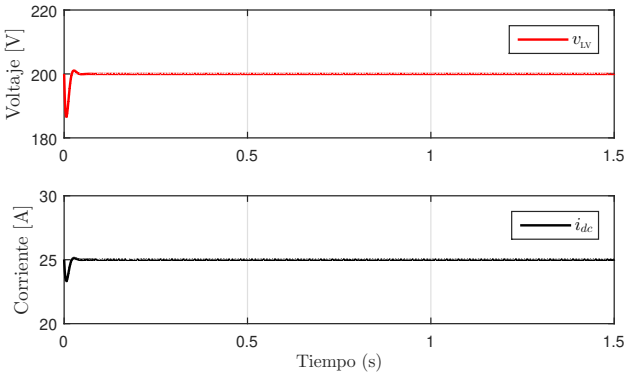


Fig. 23. Operación del SST bajo caída de tensión: Voltaje y corriente de salida CC.

Fuente: Elaborada por el autor (2021)

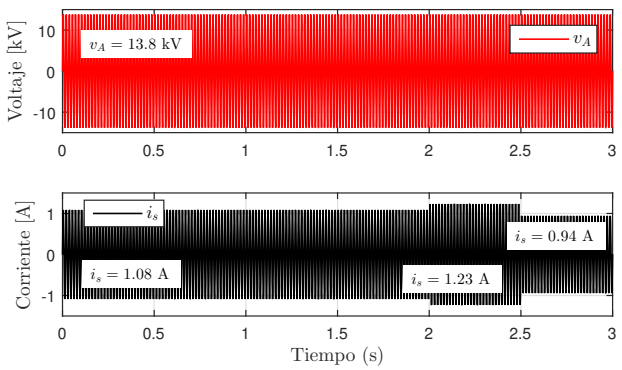


Fig. 24. Integración de SST con la microrred CC: Voltaje y corriente de entrada.

Fuente: Elaborada por el autor (2021)

La Fig. 25 muestra la salida CA de LV del SST. Note que el valor se mantiene regulado independiente de las variaciones en la carga de la microrred CC. La Fig. 26 muestra la puesta en marcha del módulo de batería, del módulo fotovoltaico, y del proceso de conexión de la microrred con el SST. Al principio, el módulo de batería comienza a funcionar en el modo de isla con un proceso de arranque suave para establecer el bus de CC de la microrred. Luego, el panel fotovoltaico se conecta al bus de CC de la microrred, en cuyo estado la batería y el panel fotovoltaico suministran la potencia a la carga juntos. De esta manera, antes de la integración con el SST, el voltaje CC de la microrred se eleva para que sea el mismo que el del SST mediante el módulo de batería, y este proceso se denomina recuperación de voltaje. En esta condición, la corriente de la batería aumenta como se explica en la Fig. 26. Finalmente, el interruptor se cierra ($t = 2$s) para lograr una transferencia perfecta del modo de isla al modo habilitado para SST.

En $t = 2$s se realiza una variación de en la carga de la microrred de 5 kW a 3 kW, en esta condición el SST abosrve el exceso de potencia de la microrred, con el fin de balancear la potencia generada con la potencia de la carga. En $t = 2.5$s se realiza una nueva variación en la carga de la microrred de 3 kW a 7 kW, en este caso la bateria y la PV no es suficiente para suministrar la energía que la carga necesito, por lo tanto, el SST inyecta la potencia deseada a la Microrred. Por lo tanto, el sistema SST presentado puede integrarse con el sistema de microrred de CC, así como con la red de CA de bajo voltaje.

VI. Conclusiones

Este documento presenta el diseño y control transformador de estado sólido de 13.8 kV a 120-208 V con potencia nominal de 60 kVA para aplicaciones de redes inteligentes. El diseño modular se adopta para cumplir con las especificaciones de potencia que requiere el SST. Se presenta el control de cada etapa de conversión con el fin de garantizar la operación adecuada del SST. Se realizan varias pruebas y se dan resultados simulados para demostrar las características clave del sistema SST diseñado.

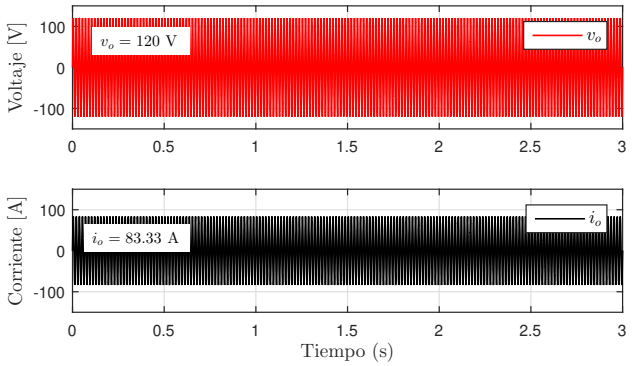


Fig. 25. Integración de SST con la microrred CC: Voltaje y corriente de salida CA.

Fuente: Elaborada por el autor (2021)

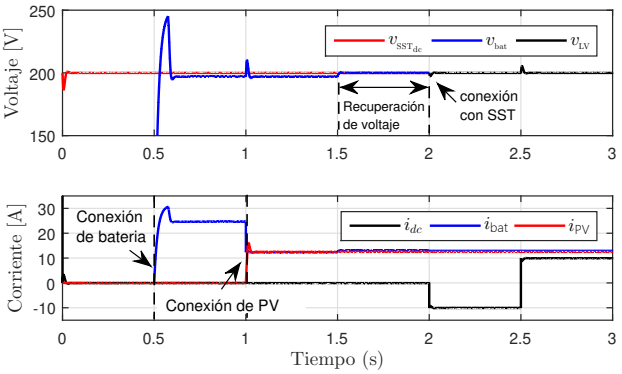


Fig. 26. Integración de SST con la microrred CC: Voltaje y corrientes de CC.

Fuente: Elaborada por el autor (2021)

En base a la literatura en condiciones similares de operación para los transformadores convencionales, comparando los resultados obtenidos mediante las simulaciones realizadas para el SST propuesto en este trabajo, se puede corroborar que el SST tiene ventajas para garantizar la operación dinámica de la red de distribucion con respecto al transformador convencional

que necesita otros dispositivos externos para mantener los parametros de operación adecuados. A continuación, se citan las principales ventajas del SST: 1) compensación de potencia reactiva; 2) regulación de voltaje; 3) rechazo ante caída de tensión en la entrada; 4) integración de microrredes.

REFERENCIAS

[1] K. E. Lucas, D. J. Pagano, D. A. Vaca-Benavides, R. García-Arcos, E. M. Rocha, R. L. P. Medeiros, and S. J. Ríos, "Robust control of interconnected power electronic converters to enhance performance in dc distribution systems: A case of study," *IEEE Transactions on Power Electronics*, vol. 36, no. 4, pp. 4851–4863, 2021.

[2] A. P. N. Tahim, D. J. Pagano, E. Lenz, and V. Stramosk, "Modeling and stability analysis of islanded dc microgrids under droop control," *IEEE Transactions on Power Electronics*, vol. 30, no. 8, pp. 4597–4607, 2015.

[3] A. T. Elsayed, A. A. Mohamed, and O. A. Mohammed, "Dc microgrids and distribution systems: An overview," *Electric Power Syst. Res.*, vol. 119, pp. 407–417, 2014.

[4] S. Ríos, D. J. Pagano, and K. E. Lucas, "Bidirectional power sharing for dc microgrid enabled by dual active bridge dc-dc converter," *Energies*, vol. 14, no. 2, p. 404, 2021.

[5] H.-J. Chiu and S.-J. Cheng, "Led backlight driving system for large-scale lcd panels," *IEEE Transactions on Industrial Electronics*, vol. 54, no. 5, pp. 2751–2760, 2007.

[6] E. Sortomme, M. M. Hindi, S. D. J. MacPherson, and S. S. Venkata, "Coordinated charging of plug-in hybrid electric vehicles to minimize distribution system losses," *IEEE Transactions on Smart Grid*, vol. 2, no. 1, pp. 198–205, 2011.

[7] K. M. Rogers, R. Klump, H. Khurana, A. A. Aquino-Lugo, and T. J. Overbye, "An authenticated control framework for distributed voltage support on the smart grid," *IEEE Transactions on Smart Grid*, vol. 1, no. 1, pp. 40–47, 2010.

[8] T. Dragičević, X. Lu, J. C. Vasquez, and J. M. Guerrero, "Dc microgrids—part i: A review of control strategies and stabilization techniques," *IEEE Transactions on Power Electronics*, vol. 31, no. 7, pp. 4876–4891, 2016.

[9] ——, "Dc microgrids—part ii: A review of power architectures, applications, and standardization issues," *IEEE Transactions on Power Electronics*, vol. 31, no. 5, pp. 3528–3549, 2016.

[10] X. She, A. Q. Huang, and R. Burgos, "Review of solid-state transformer technologies and their application in power distribution systems," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 1, no. 3, pp. 186–198, 2013.

[11] A. Milczarek and M. Malinowski, "Comparison of classical and smart transformers impact on mv distribution grid," *IEEE Transactions on Power Delivery*, vol. 35, no. 3, pp. 1339–1347, 2020.

[12] S. Bifaretti, P. Zanchetta, A. Watson, L. Tarisciotti, and J. C. Clare, "Advanced power electronic conversion and control system for universal and flexible power management," *IEEE Transactions on Smart Grid*, vol. 2, no. 2, pp. 231–243, 2011.

[13] D. Grider, M. Das, A. Agarwal, J. Palmour, S. Leslie, J. Ostop, R. Raju, M. Schutten, and A. Hefner, "10 kv/120 a sic dmosfet half h-bridge power modules for 1 mva solid state power substation," in *2011 IEEE Electric Ship Technologies Symposium*, 2011, pp. 131–134.

[14] J. E. Huber, J. Böhler, D. Rothmund, and J. W. Kolar, "Analysis and cell-level experimental verification of a 25 kw all-sic isolated front end 6.6 kv/400 v ac-dc solid-state transformer," *CPSS Transactions on Power Electronics and Applications*, vol. 2, no. 2, pp. 140–148, 2017.

[15] L. Wang, Q. Zhu, W. Yu, and A. Q. Huang, "A medium-voltage medium-frequency isolated dc–dc converter based on 15-kv sic mosfets," *IEEE Journal of Emerging and Selected Topics in Power Electronics*, vol. 5, no. 1, pp. 100–109, 2017.

[16] J.-S. Lai, W.-H. Lai, S.-R. Moon, L. Zhang, and A. Maitra, "A 15-kv class intelligent universal transformer for utility applications," in *2016 IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2016, pp. 1974–1981.

[17] J. E. Huber and J. W. Kolar, "Volume/weight/cost comparison of a 1mva 10 kv/400 v solid-state against a conventional low-frequency distribution transformer," in *2014 IEEE Energy Conversion Congress and Exposition (ECCE)*, 2014, pp. 4545–4552.

[18] X. She, X. Yu, F. Wang, and A. Q. Huang, "Design and demonstration of a 3.6-kv–120-v/10-kva solid-state transformer for smart grid application," *IEEE Transactions on Power Electronics*, vol. 29, no. 8, pp. 3982–3996, 2014.

[19] A. Q. Huang, Q. Zhu, L. Wang, and L. Zhang, "15 kv sic mosfet: An enabling technology for medium voltage solid state transformers," *CPSS Transactions on Power Electronics and Applications*, vol. 2, no. 2, pp. 118–130, 2017.

[20] X. She, A. Q. Huang, and X. Ni, "Current sensorless power balance strategy for dc/dc converters in a cascaded multilevel converter based solid state transformer," *IEEE Transactions on Power Electronics*, vol. 29, no. 1, pp. 17–22, 2014.

[21] X. She, A. Q. Huang, T. Zhao, and G. Wang, "Coupling effect reduction of a voltage-balancing controller in single-phase cascaded multilevel converters," *IEEE Transactions on Power Electronics*, vol. 27, no. 8, pp. 3530–3543, 2012.

[22] B. Zhao, Q. Song, W. Liu, and Y. Sun, "Overview of dual-active-bridge isolated bidirectional dc–dc converter for high-frequency-link power-conversion system," *IEEE Transactions on Power Electronics*, vol. 29, no. 8, pp. 4091–4106, 2014.

[23] R. L. Da Silva, V. L. F. Borges, C. E. Possamai, and I. Barbi, "Solid-state transformer for power distribution grid based on a hybrid switched-capacitor llc-src converter: Analysis, design, and experimentation," *IEEE Access*, vol. 8, pp. 141 182–141 207, 2020.

[24] R. Zhang, M. Cardinal, P. Szczesny, and M. Dame, "A grid simulator with control of single-phase power converters in d-q rotating frame," in *2002 IEEE 33rd Annual IEEE Power Electronics Specialists Conference. Proceedings (Cat. No.02CH37289)*, vol. 3, 2002, pp. 1431–1436 vol.3.

[25] X. Ruan, W. Chen, L. Cheng, C. K. Tse, H. Yan, and T. Zhang, "Control strategy for input-series–output-parallel converters," *IEEE Transactions on Industrial Electronics*, vol. 56, no. 4, pp. 1174–1185, 2009.

[26] R. De Doncker, D. Divan, and M. Kheraluwala, "A three-phase soft-switched high-power-density dc/dc converter for high-power applications," *IEEE Transactions on Industry Applications*, vol. 27, no. 1, pp. 63–73, 1991.

[27] K. E. Lucas, D. J. Pagano, and R. L. P. Medeiros, "Single phase-shift control of DAB converter using robust parametric approach," in *Proc. IEEE 13th Brazilian Power Elect. Conf. and 5st Southern Power Elect. Conf. (COBEP/SPEC)*, Santos, Brazil, December 2019, pp. 1–6.

[28] K. E. lucas *et al.*, "Stochastic control for dc–dc power converters: A generalized minimum variance control approach," *IFAC-PapersOnLine*, vol. 53, no. 3, pp. 13 410–13 417, 2020.

[29] P. Zumel *et al.*, "Modular dual-active bridge converter architecture," *IEEE Transactions on Industry Applications*, vol. 52, no. 3, pp. 2444–2455, May-June 2016.

[30] M. Ebrahimi, S. A. Khajehoddin, and M. Karimi-Ghartemani, "Fast and robust single-phase *dq* current controller for smart inverter applications," *IEEE Transactions on Power Electronics*, vol. 31, no. 5, pp. 3968–3976, 2016.

[31] Y. Sozer and D. A. Torrey, "Modeling and control of utility interactive inverters," *IEEE Transactions on Power Electronics*, vol. 24, no. 11, pp. 2475–2483, 2009.

[32] R. Bisht, S. Subramaniam, R. Bhattarai, and S. Kamalasadan, "Adaptive minimum variance control of grid connected single phase inverters in synchronously rotating dq reference frame," in *2018 IEEE Industry Applications Society Annual Meeting (IAS)*, 2018, pp. 1–10.

[33] M. Ciobotaru, R. Teodorescu, and F. Blaabjerg, "Control of single-stage single-phase pv inverter," in *2005 European Conference on Power Electronics and Applications*, 2005, pp. 10 pp.–P.10.

APÉNDICE

TABLA I
ESPECIFICACIONES DE LOS PARÁMETROS DE LO MÓDULOS QUE CONFORMAN EL SST

Símbolo	Parámetro	Valor
P_o	Potencia nominal	20 kW por fase
f_r	Frecuencia de la red	60 Hz
V_{A-C}	Voltaje de entrada del SST	13.8 kV por fase
L_s	Filtro L de entrada	135 mH
v_o	Voltaje de salida (rms) del SST	120 V
n	No. de módulos para las etapas 1 y 2	12
P_{on}	Potencia por cada módulo	1.67 kW
v_{sj}	Voltaje de entrada del rectificador	1.15 kV por módulo
v_{MV}	Volatje CC de MV	1.15 kV
v_{LV}	Volatje CC de LV	400 V
C_{Rj}	Capacitor en el lado de HV	38 μF
C_{LV}	Capacitor en el lado de LV	20 mF
a_j	Relación de transformación del HFT	1/5.75
C_j	Capacitor de entrada del DAB	40 μH
L_j	Inductor del DAB	30 mH
L_f, C_f	Filtro LC del Inversor	1 mH, 30 μF
f_s	Frecuencia de conmutacion del rectificador	50 kHz
f_{dab}	Frecuencia de conmutacion del conversor	100 kHz
f_s2	Frecuencia de conmutacion del Inversor	40 kHz